



HITAPRÓFÍLL Í FISKELDISKÍVUM

Marteinn Guðjónsson

Lokaverkefni í rafmagnstæknifræði BSc

2010

Höfundur/höfundar: Marteinn Guðjónsson

Kennitala: 260782-5419

Leiðbeinandi: Águst Sturla Jónsson og Hólmgeir Guðmundsson

Tækni- og verkfræðideild

School of Science and Engineering

Heiti verkefnis:

Hitaprófill í fiskeldiskvíum

Námsbraut:

Rafmagnstæknifræði BSc

Tegund verkefnis:

Lokaverkefni í tæknifræði BSc

Önn:

Sjöunda

Námskeið:RT
LOK1012**Ágrip:**

Fiskræktun hefur aukist víða um heim á síðustu árum. Samkvæmt FAO (food and agriculture Organization) hefur verið stöðugur vöxtur í fiskrækt frá árinu 1970 þar sem 3,9 % af heildarframleiðslu fisks í heiminum var fiskræktun. Árið 2000 var fiskræktun orðin 27% af heildarframleiðslu fisks í heiminum. Laxeldi er stór hluti af fiskræktun og í Noregi á seinasta ári var framleidd rúmlega ein milljón tonn af eldislaxi og var útflutningsverðmæti framleiðslunnar um 500 milljarðar.

Þessi skýrsla lýsir hönnun á hitamælakerfi í sjókví fyrir laxeldi. Kerfinu er ætlað að mæla hitastig sjávar allt niður á 50 metra dýpi með 14 hitamælum og senda gögn um hitastig sjávar í miðlægan gagnagrunn í stjórnstöð.

Höfundur:

Marteinn Guðjónsson

Umsjónarkennari:

Jón Guðnason

Leiðbeinandi:Ágúst Sturla Jónsson og
Hólmgeir Guðmundsson**Fyrirtæki/stofnun:**

Vaki Aquaculture Systems Ltd.

Dagsetning:

20.12.2010

Lykilorð íslensk:

Hitamælir , Sjókví,

Lykilorð ensk:Temperature sensor,
Aquaculture**Dreifing:**opin lokuð

til:

1 Útdráttur

Fiskræktun hefur aukist víða um heim á síðustu árum. Samkvæmt FAO (food and agriculture Organization) hefur verið stöðugur vöxtur í fiskrækt frá árinu 1970, þar sem 3,9 % af heildarframleiðslu fisks í heiminum var fiskræktun. Árið 2000 var fiskræktun orðin 27% af heildarframleiðslu fisks í heiminum. Laxeldi er stór hluti af fiskræktun og í Noregi á seinasta ári var framleidd rúmlega ein milljón tonn af eldislaxi og var útflutningsverðmæti framleiðslunnar um 500 milljarðar. Framleiðslu laxeldis er hægt að skipta upp í þrjú stig, hrogsframleiðslu, seiðaeldi í ferskvatni og svo matfiskeldi í sjókvíum.

Kvíar fyrir laxaeldi í sjó eru miklar um sig eða um 160 metrar í þvermál og allt að 50 metrar að dýpt og er hitamunur frá yfirborði sjávar og til botns mjög breytilegur. Hitastig hefur mikil áhrif á vöxt fiskanna og er því nauðsynlegt að fylgjast vel með hitastigi í sjókvíum. Í þessu verkefni var hannað hitamælakerfi til að fylgjast með hitastigi sjávar frá yfirborði og niður á botn. Við hönnun nemans var haft til hliðsjónar að mælirinn þyrfti að vera með nákvæmni upp á $0,1^{\circ}\text{C}$. Til að ná þessu fram var farið í mikla leit að hitamótstöðu sem byði upp á mikla nákvæmni. Á endanum var PR222j2 hitamótstaðan frá U.S Sensors fyrir valinu með nákvæmni upp á $0,05^{\circ}\text{C}$. Svo að hægt sé að lesa gögn frá mælunum þarf að notast við raðsamskipti og voru skoðaðir nokkrir mismunandi staðlar svo sem I²C, SPI og RS-232 en að lokum var það I²C staðallinn sem varð fyrir valinu vegna eiginleika hans til að notast aðeins við two víra til samskipta. Finna þurfti PIC örстýringu sem var með I²C raðsamskipta staðlinum og einnig með 12 bita hliðrænan til stafræna breytu fyrir valinu var dsPIC30f.

Til að stjórna raðsamskiptum þurfti að finna örtölvu sem gat leyst þau verkefni sem fyrir hendi voru. Ákveðið var að notast við örtölvu sem heitir Arduino, sem er þeim kosti gædd að geta geymt upplýsingar sem og sent og náð í gögn frá mælunum og eining sent gögn í PC tölvu sem notuð yrði til að birta mæliniðurstöðurnar á skjá.

2 Formáli

Fiskræktun hefur aukist víða um heim á síðustu árum. Samkvæmt FAO (food and agriculture Organization) hefur verið stöðugur vöxtur í fiskrækt frá árinu 1970 þar sem 3,9 % af heildarframleiðslu fisks í heiminum var fiskræktun. Árið 2000 var fiskræktun orðin 27% af heildarframleiðslu fisks í heiminum. Laxeldi er stór hluti af fiskræktun og í Noregi á seinasta ári var framleidd rúmlega ein milljón tonn af eldislaxi og var útflutningsverðmæti framleiðslunnar um 500 milljarðar. Framleiðslu laxeldis er hægt að skipta upp í þrjú stig, hragnaframleiðslu, seiðaeldi í ferskvatni og svo matfiskeldi í sjókvíum. Í verkefninu verður farið yfir hönnunarferli á hitamæli í sjókví.

Þessi skýrsla lýsir lokaverkefni sem snérist um hönnun á hitamælakerfi fyrir sjókví. Verkefnið var unnið í samvinnu við Vaka. Vaki er fyrirtæki sem stofnað var í kringum nemendaverkefni við Verkfræðideild HÍ. Félagið hefur 95% tekna sinna af útflutningi og hefur hlotið nýsköpunarverðlauna Rannís og Útflutningsráðs, nýsköpunarverðlaun forseta Íslands og Útflutningsverðlaun Forseta Íslands.

Verkefnið er unnið í Háskólanum í Reykjavík og er það lokaþáttur í því að klára B.Sc í Rafmagnstæknifræði við Háskólann í Reykjavík. Við hönnun á hitamælinum reyndi á marga þætti námsins og má því segja að höfundur hafi náð að kafa dýpra í þá þekkingu sem námið hefur boðið uppá.

Leiðbeinendur í verkefninu voru: Ágúst Sturla Jónsson og Hólmgeir Guðmundsson

Marteinn Guðjónsson

Efnisyfirlit

1	Útdráttur	II
2	Formáli.....	III
3	Inngangur	1
4	Íhlutir.....	4
4.1	Hitaneminn	4
4.2	Aðgerðarmagnarar.....	8
4.3	PIC	9
4.3.1	Raðsamskipta staðlar	10
5	Hönnun	12
5.1	Hitamælir.....	13
5.2	Mælirásin	14
5.2.1	Spennureglir	14
5.2.2	Wheatstone brú.....	14
5.2.3	Aðgerðarmagnarinn.....	16
5.2.4	PIC.....	18
5.2.5	Raðsamskipti	19
5.2.6	I ² C brautar framlenging	20
5.2.7	ICSP (In-Circuit Serial Programming)	20
5.3	Aðaltölvan.....	21
5.3.1	Arduino.....	21
5.3.2	Gumstix	22
5.4	Samanburður	22
6	Prófanir.....	23
6.1	PR222J2	23

6.2	Straumtaka kerfisins	24
6.3	Mælirásin	25
7	Prentplata.....	29
8	Kostnaður	31
9	Niðurstaða.....	32
10	Heimildaskrá.....	34
11	Viðaukar.....	35
11.1	Viðauki 1. Gagna blöð.....	35
11.1.2	µA7810 Spennureglir	38
11.1.3	LMC6001 Aðgerðamagnari.....	43
11.1.4	dSPIC30F2012	46
11.1.5	Framlenging á I ² C brautinni.....	64
11.2	Viðauki 2. Uppstilling á mælitilraunum.....	66
11.3	Viðauki 3. Útgagnsspennan miðað við hitastig.....	68
11.4	Viðauki 4. Hitamælingar	69

Myndaskrá

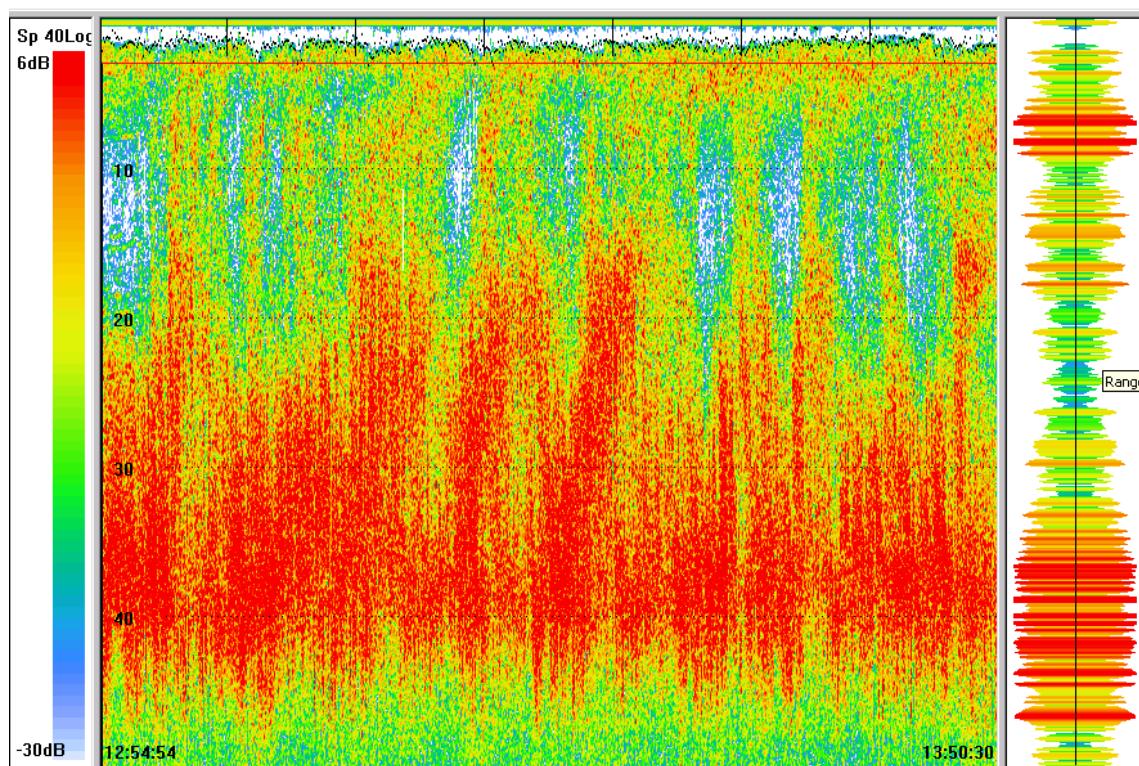
Mynd 1. Rauði liturinn sýnir hvar fiskurinn heldur sig í kvínni.....	2
Mynd 2. Hér er búið að sía út veikari merki og má þá sjá betur að fiskurinn heldur sig á 30 til 40m dýpi.....	2
Mynd 3. Myndin sýnir meðalhitastig sjávar frá Júní 2004 og til Júní 2010 með nákvæmni upp á nokkrar milligráður.....	3
Mynd 4. Staðsetning á hita baujunum.....	3
Mynd 5 Einlínu mynd af dæmigerðum aðgerðar magnara.....	8
Mynd 6. Blokk mynd af dæmigerðri PIC örстýringu	9
Mynd 7 Samskipti með RS-232 staðlinum.....	12
Mynd 8 Kerfis uppbygging	12
Mynd 9. Spennureglir öftustu tvær tölurnar seigja til hvað spennureglirinn skilar út....	14
Mynd 10. Wheatstone brú	14
Mynd 11. Spennueltir.....	16
Mynd 12. Mismunarmagnari öll viðnám jafn stór $V_{\text{ut}}=V_1-V_2$	17
Mynd 13 Heildarmynd af mælirásinni.....	18
Mynd 14 Einlínu mynd af I2C braut með framlengingu.....	20
Mynd 15 labView forritið.....	25
Mynd 16 Viðmót í LabView hitastig í gráðum á celsíus.....	28
Mynd 17 Hitamæling á sama tíma og LabVeiw forritið	29
Mynd 18 Prentplatan með línbreidd upp á 0,5mm	29
Mynd 19 Yfirlistmynd af íhlutum á prentplötunni	30
Mynd 20 Yfirlistmynd af íhlutum á prentplötunni	30
Mynd 21 Útprentuð mynd af prentplötunni	30

3 Inngangur

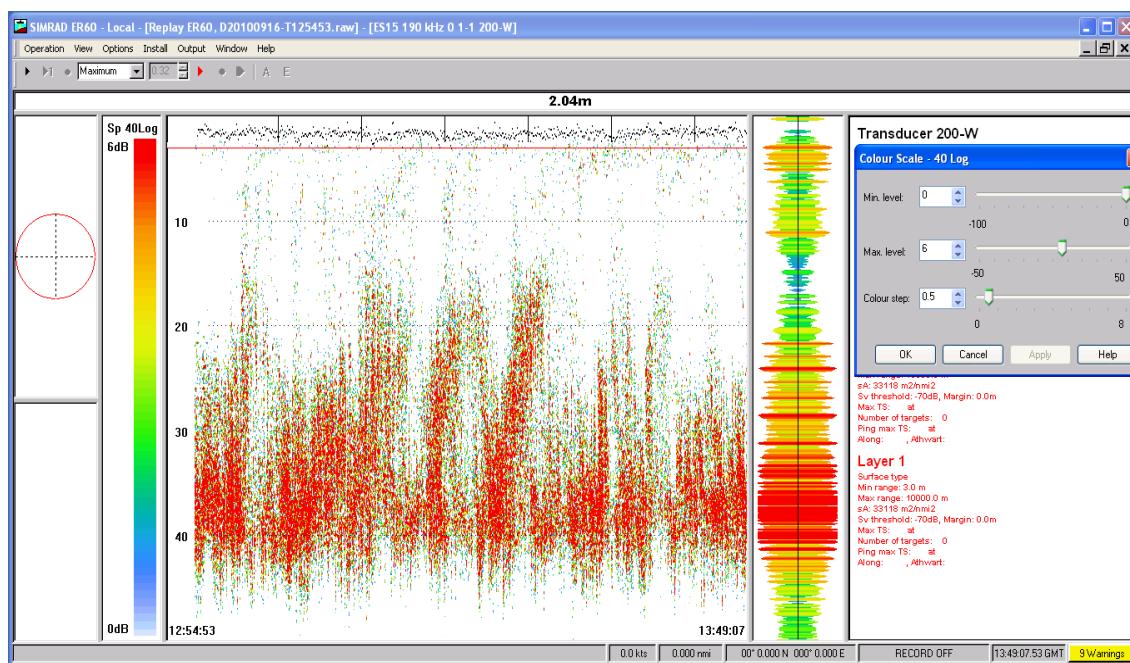
Fiskræktun hefur aukist víða um heim á síðustu árum. Samkvæmt FAO (food and agriculture Organization) hefur verið stöðugur vöxtur í fiskrækt frá árinu 1970 þar sem 3,9 % af heildar framleiðslu fisks í heiminum var fiskræktun. Árið 2000 var hlutur fiskræktunar orðin 27,3 % (Kourous, 2007). Á síðasta ári voru framleidd rúmlega ein miljón tonn af eldislaxi í Noregi og var útflutningsverðmæti framleiðslunnar þar í landi um 500 miljarðar íslenskra króna. Um það bil 98 % af allri framleiðslu á Atlandshafslaxi kemur frá fiskeldi (AquaSol, 2003). Skipta má framleiðslu laxeldis upp í þrjú stig, hrognaframleiðslu í ferskvatni, seiðaeldi í ferskvatni og svo matfiskeldi í sjókvíum. Á síðustu þremur áratugum hafa orðið miklar framfarir í iðnvæðingu framleiðslunnar til að lækka framleiðslukostnað. Fóðurkostnaður er riflega helmingur af rekstrakostnaði og því er mikilvægt að finna leið til minnka þann kostnað án þess að það komi niður á vexti fiskanna. Til þess að fiskurinn sé jafnt fóðraður og fóður sé hámarks nýtt er mjög mikilvægt að fylgjast með staðsetningu fisksins með hliðsjón af hitastigi sjávar.

Kvíar fyrir laxaeldi í sjó eru miklar um sig eða um 160 metrar í þvermál og allt að 50 metrar að dýpt og er hitamunur frá yfirborði sjávar og til botns mjög breytilegur. Hitastig hefur mikil áhrif á vöxt fiskanna og er því nauðsynlegt að fylgjast vel með hitastigi í sjókvíum. Í rannsókn sem gerð var á sunddýpt Atlantshafslax í sjókvíum var leitt í ljós að fiskurinn heldur sig á þeim stað í kvínni sem er næst 13°C (David Johansson, 2009). Markmið verkefnisins er að hanna hitanemakerfi sem mælir hitastig sjávar frá yfirborði og niður á botn og sendir upplýsingarnar með reglulegu millibili í miðlægan gagnagrunn.

Á mynd (1) má sjá mælingar sem gerðar voru af Vaka árið 2010 í sjókví í Noregi. Hitinn í kvínni var á bilinu 11,7 °C til 16,7 °C. Mælingarnar voru teknar á 55 mínuftna tímabili og sýna þær að mesti fjöldinn af fiskum var á 30 til 40 metra dýpi eða þar sem sjórinn var um 13°C (Jónsson, 2010).

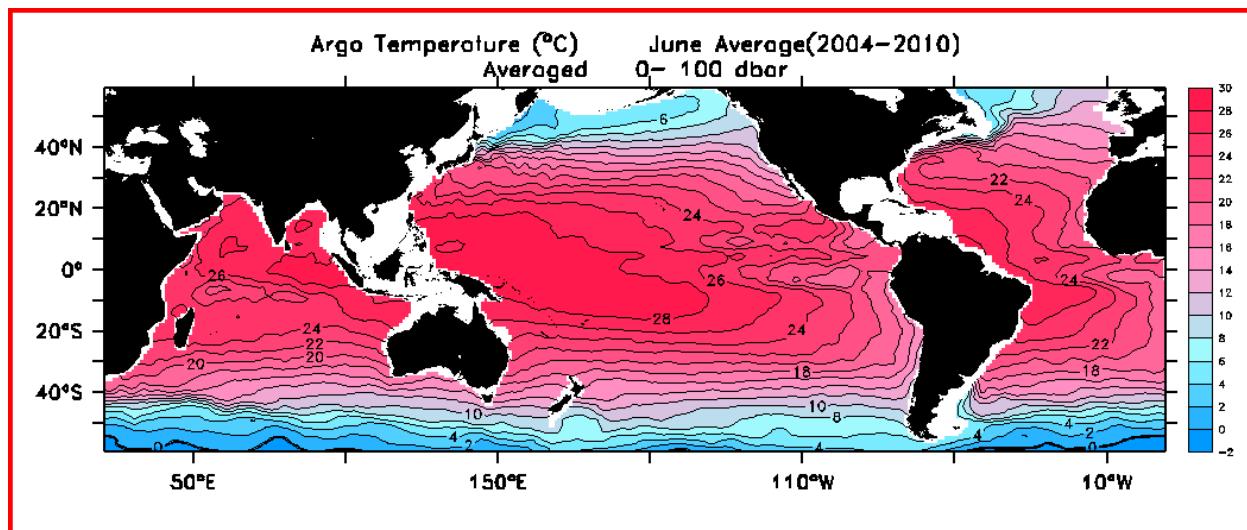


Mynd 1. Rauði liturinn sýnir hvar fiskurinn heldur sig í kvínni

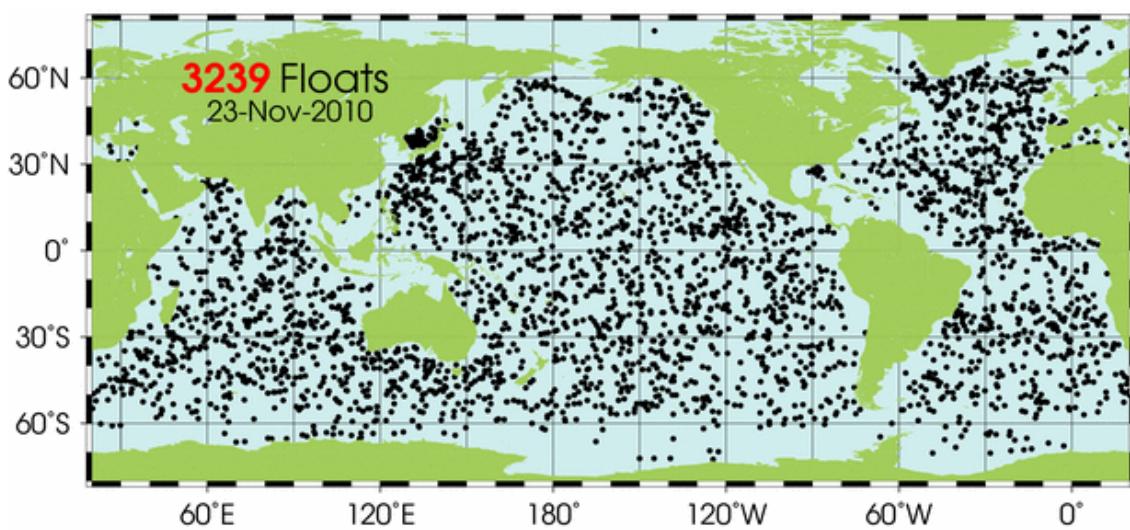


Mynd 2. Hér er búið að síða út veikari merki og má þá sjá betur að fiskurinn heldur sig á 30 til 40m dýpi.

Við gerð þessa verkefnis var mikilvægt að skoða hitastig sjávar til að vita á hvaða hitasviði neminn þyrfti að vinna. Samkvæmt mælingu frá Global Marine Argo Atlas (sjá mynd 3), þá mælist hitastig sjávar frá -2 °C til 34 °C . Lægsta hitastig sem hefur verið mælt er -2,6 °C og hæsta 36 °C og er meðalhiti sjávar um 17 °C. Argo Atlas er með 3239 hitabaujur (sjá mynd 4) sem eru búið að staðsetja kringum heiminn síðan árið 2000 og gefa þær mikla yfirsýn á hitabreytingu heimshafanna (Argo, 2010).



Mynd 3. Myndin sýnir meðalhitastig sjávar frá Júní 2004 og til Júní 2010 með nákvæmni upp á nokkrar milligráður



Mynd 4. Staðsetning á hita baujunum

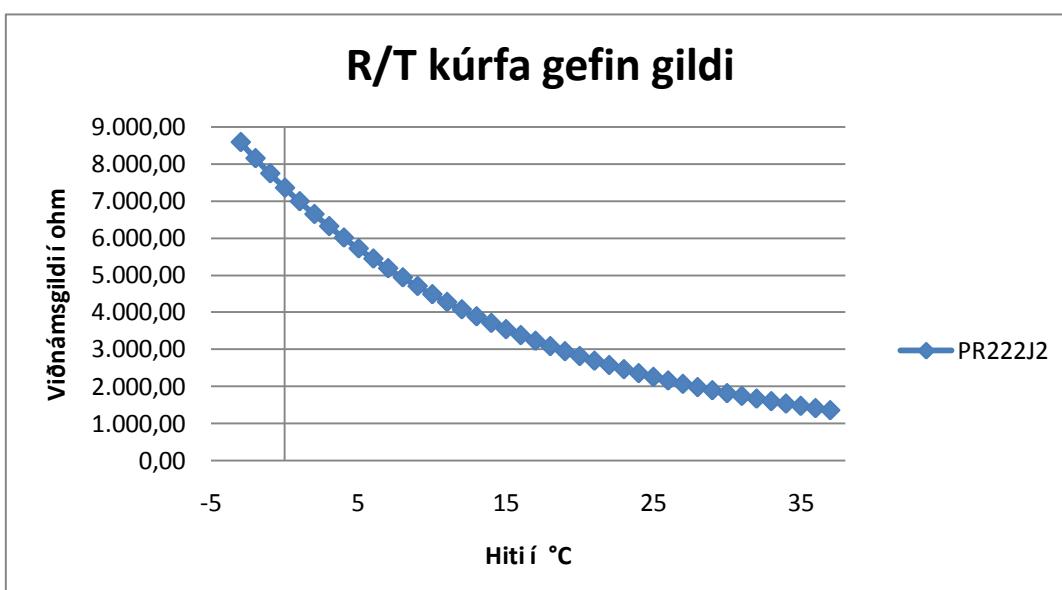
4 Íhlutir

Í þessum kafla verður farið í virkni og notkunarmöguleika helstu íhluta sem notaðir voru til að hanna mælirásina.

4.1 Hitaneminn

Hitamótstaðan (Thermistor) er mjög næm og breytist viðnám hennar miða við hitastig. Hitamótstöðu má skipta í two flokka NTC (Negative Temperature Coefficient) og PTC (Positive Temperature Coefficient). NTC hitamótstaða hefur neikvæðan hitastuðul þannig að viðnám móttöðunnar fellur með hækkandi hita. PTC hefur hinsvegar jákvæðan hitastuðul þannig að viðnám móttöðunnar hækkar við hækkandi hita. Við val á hitamótstöðu þurfti að hafa nokkra hluti til hliðsjónar, í fyrsta lagi nákvæmni, í örðu lagi endingartíma og í þriðja lagi þarf hitamótstaðan að vera innan gefins hitasviðs sjávar sem áður hefur verið nefnt. Hitamótstaðan sem var fyrir valinu er PR222J2 NTC hitamótstaða. Með nákvæmni upp á $\pm 0,05^{\circ}\text{C}$ við $0\text{-}50^{\circ}\text{C}$, langlífur og með hraðann svartíma sem gerir hann kjörinn fyrir verkefnið. Vinnusvið hitamótstöðunnar er frá -55°C til 50°C . Í línuriti 1 má sjá R/T kúrfu hitamótstöðunnar sem fengið er úr gagnariti (data sheet) (sjá viðauka 1 bls 36) og gefur nákvæmt viðnáms gildi miða við hitastig (U.S.Sensor, 2010).

Línurit 1. Sýnir breytingu á viðnámi hitamótstöðunnar í ohm miða við hitastig í gráðum á selsíus



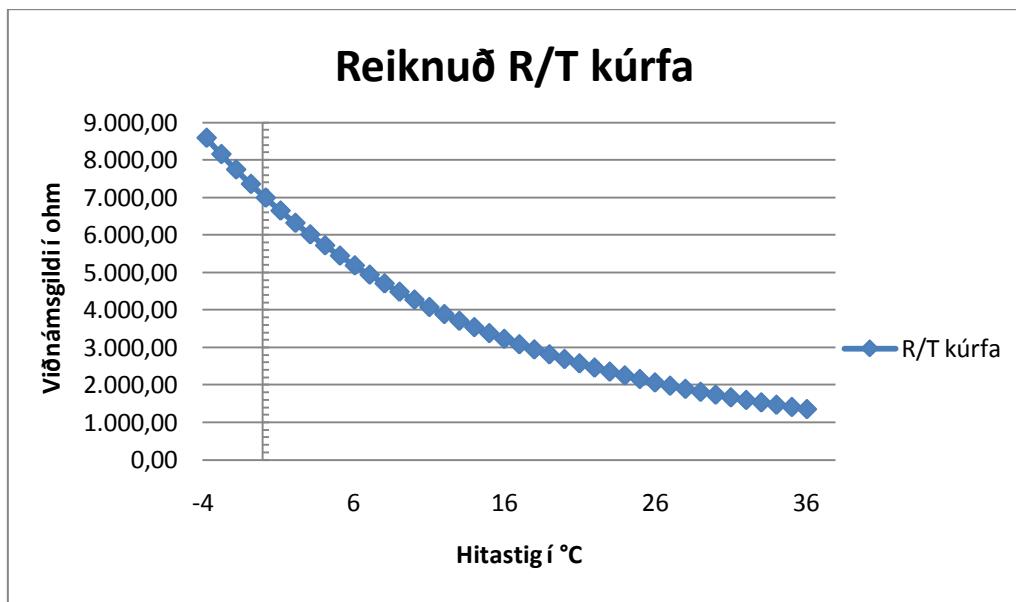
Til að reikna út viðnám hitamótstöðunnar sem fall af hita T í °K (Kelvin) við ákveðið hitastig er notuð jafna (1). R_0 er viðnám hitamótstöðunnar við hitastigið T_0 . T_0 er gefið upp 25°C eða $298,15^\circ\text{K}$ úr gagnariti frá framleiðanda (sjá viðauka 1 bls 35) og við það hitastig er R_0 2252 ohm (Ω). Beta (β) er fasti sem fengið er úr gagnariti frá framleiðanda (sjá viðauka 1 bls 35) fyrir PR222J2 þá er $\beta=3890$. Í línuriti 2 er fundin R/T kúrfa fyrir reiknað gildi miðað við gefin viðnámsgildi R_T (sjá viðauka 1 bls 36). Með jöfnu 2 er reiknað út nákvæmari gildi á hitastigi en framleiðandi gefur upp eða að meðaltali $0,931475^\circ\text{C}$ mismunur.

$$R_T = R_0 * e^{\beta(1/T - 1/T_0)} \quad (1)$$

$$T=13 \text{ } ^\circ\text{C}=286,15 \text{ } ^\circ\text{K} \quad R_T = 2252 * e^{3890(1/286,15 - \frac{1}{298,15})} = 3892,16 \Omega \quad (1)$$

$$T = \frac{\beta * T_0}{\ln * \left(\frac{R_T}{R_0}\right) * T_0 + \beta} \quad (2)$$

Línurit 2. Breytingar á viðnámi miða við reiknað gildi á hitastigi



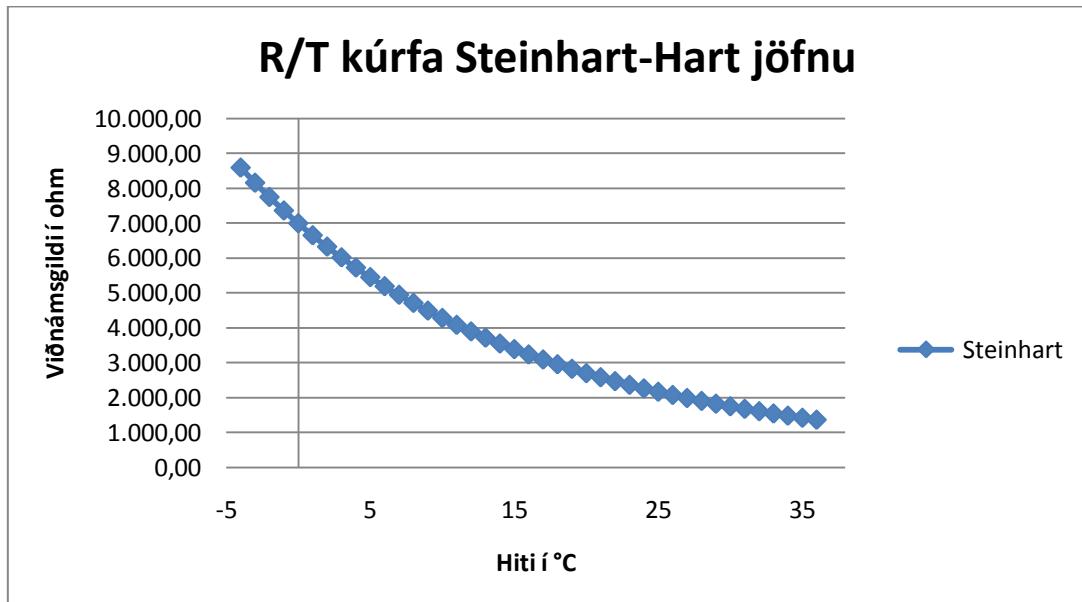
Fyrir meiri verklega notkun og meiri nákvæmni á R/T kúrfunni er notast við Steinhart-Hart jöfnuna (sjá jöfnu 3). R_T eru uppgefin viðnámsgildi og T er hitastig í kelvin gráðum. Fastarnir A,B,C og D er gefnir upp af framleiðanda hitamótstöðunnar og eru: (sjá gangablað viðauka 1 bls 37)

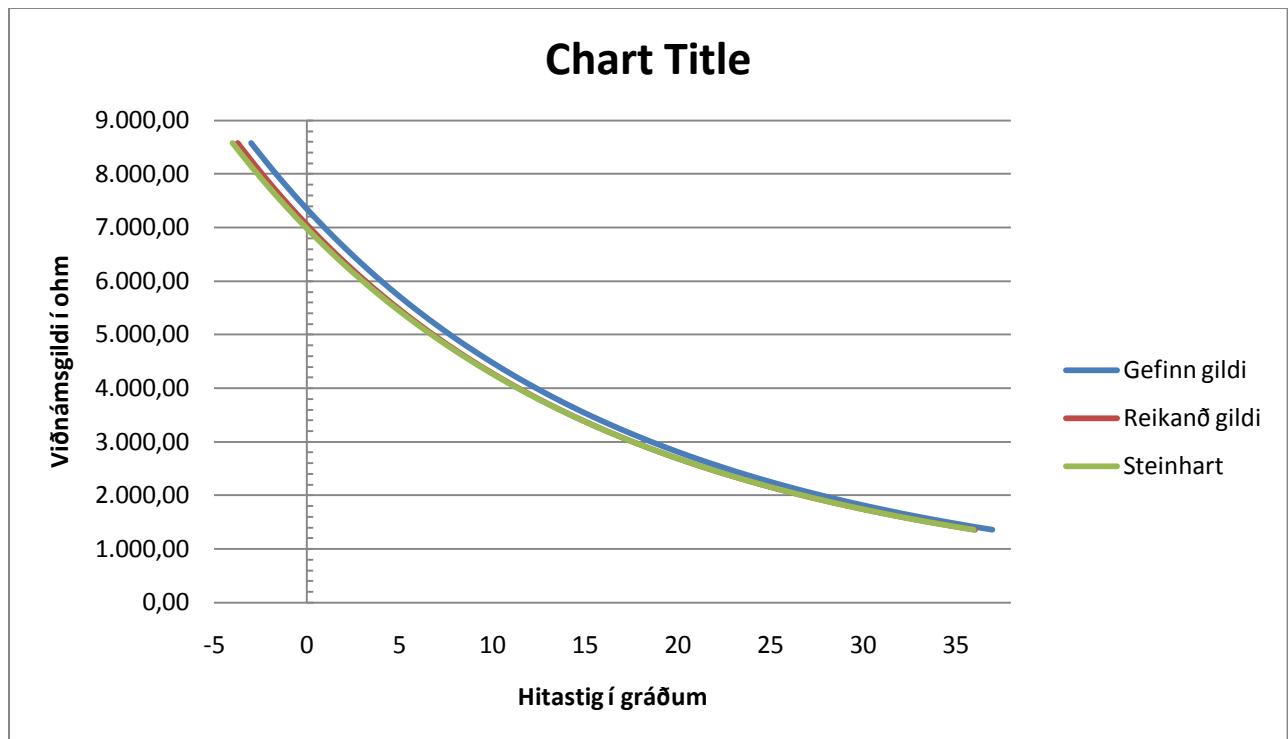
- A = 1,47530413409933 E-04
- B = 2,36552076866679 E-04
- C = 1,18857119853526 E-07
- D = -7,4635312369958 E-11

$$\frac{1}{T} = A + B * (\ln(R_T)) + C * (\ln(R_T))^3 + D * (\ln(R_T))^5 \quad (3)$$

Í línuriti 3 má sjá útreiknaða R/T kúrfu með notkun Steinhart-Hart jöfnunnar og gefin viðnámsgildi. Línurit 4 sýnir samanburð á gefinni R/T kúrfu frá framleiðanda, reiknuðu R/T kúrfunar miðað við jöfnu 2 og R/T kúrfu Steinhart-Hart jöfnunar.

Línurit 3. Breytingar á viðnámi miðað við reiknað gildi á hitastigi með Steinhart-Hart jöfnunni

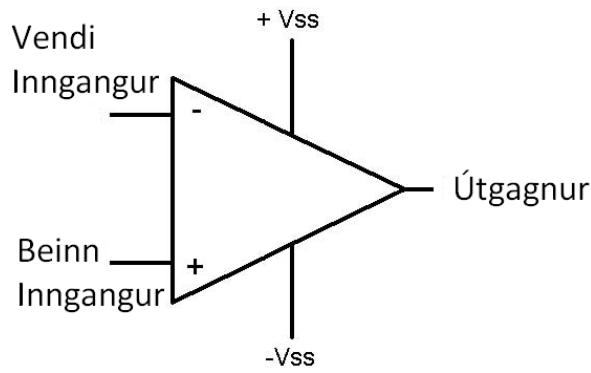


Línurit 4 mismunur á reiknuðu gildi og gefnu gildi frá framleiðanda

Eins og sjá má á línuriti 4 þá er ekki mikill munur á þessum tölum, en þær geta skipt miklu máli þegar kemur að því að ná fram hámarksnákvæmni í mælinum.

4.2 Aðgerðarmagnarar

Aðgerðarmagnarar eða operational amplifier voru í fyrstu ætlaðir til að framkvæma ýmsa stærðfræðiútreikninga en síðar kom í ljós að þeir höfðu mikið meira upp á bjóða. Með neikvæðri afturverkun og vali á stærðum var hægt að gera rás sem gat framkvæmt hina ýmsu stærðfræðilegu útreikninga eins og samlagningu, frádrátt, meðaltal, diffrun og heildun. Almenn notkun á Aðgerðarmögnurum er DC (Direct Current) magnari, AC (Alternating Current) magnari og samanburðavirkja svo eithvað mætti telja upp. Á mynd 5 má sjá hefðbundinn aðgerðarmagnara. Magnarinn hefur two innganga, vendi-inngang (inverting input) og beinan inngang (noninverting input).

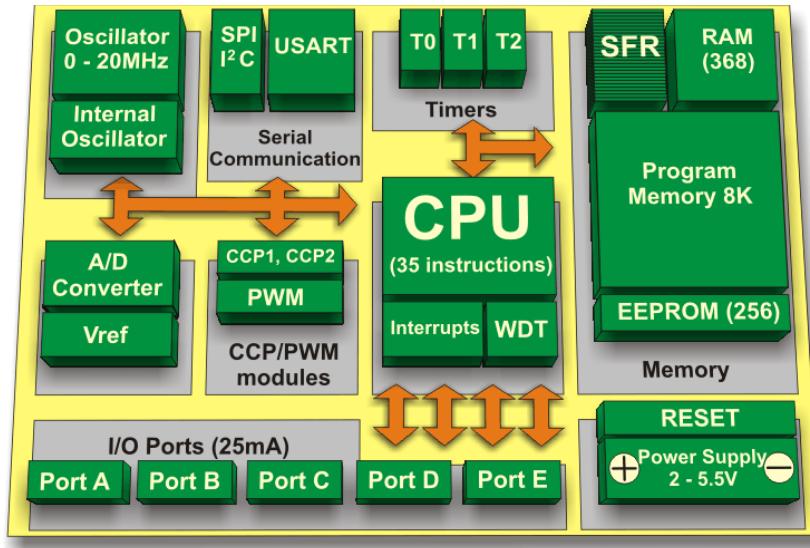


Mynd 5 Einlínus mynd af dæmigerðum aðgerðar magnara

Inngangsviðnám aðgerðamagnara er mjög hátt eða nánast óendanlega hátt. Meðal inngangsviðnám er þó nær 10^{12} Ω . Útgangsviðnám magnarans er hins vegar mjög lágt eða 1-10 Ω . Mögnun er mikil, oftast 10-100 sinnum mögnun á inngangsmerkinu en henni er stjórnað með viðnánum í afturverkuninni. Til þess að magnarinn virki þá þarf hann að fá fæðisspennu þar sem hann getur tekið þá orku sem þarf til að framkvæma mögnun. Aflgjafinn þarf oftast nær að vera tvöfaldur, það er að segja að hann þarf að fá inn á sig bæði jákvæða spennu sem og neikvæða. Tvöföldunin veldur því að hann getur magnað upp bæði jákvæð og neikvæð merki. Magnarinn getur ekki skilað út útmerki sem er hærri en fæðisspennan (Carter & Brown, 2001).

4.3 PIC

PIC örstýringar (microcontrollers) eru litlir tölvukubbar með innbyggðu vinnslu-minni RAM (Random access memory) og minni ROM(Read-only memory) sem hægt er að forrita til þess að keyra ákveðnar skipanir og geta þeir átt samskipti við innganga og útganga. Á mynd (6) má sjá blokk mynd af dæmigerðum PIC.



Mynd 6. Blokk mynd af dæmigerðri PIC örstýringu

Vinnuspenna fyrir PIC örstýringuna er frá 2 til 5,5 V. Minnið í örstýringunni er tvískipt, ROM og EEPROM (Electrically Erasable Programmable Read-Only Memory). Gögn sem geymd eru í ROM minni er ekki hægt að breyta og þar er oftast geymdur fastbúnaður (firmware) sem notaður er fyrir keyrslu. EEPROM getur verið forritaður og endurforritaður og þar er forritið sem keyrir rásina geymt. Til þessa að forrita PIC þarf oftast að fjarlægja kubbinn og tengja hann við sérstakan forritunarþúnað en einnig er möguleiki á að notast við svokallað í rása forritun(in circuit programming). Búnaðurinn er þá forritaður í gegnum raðtengimöguleika í PICnum en sá möguleiki er ekki alltaf til staðar í PIC örstýringum. RAM er vinnsluminnið svo kallað les-og skrifminni (read and write memory) og geymir aðeins þau gögn sem er verið að vinna við hverju sinni. Gögnin sem er verið að vinna með geymast ekki ef rafmagn er tekið af rásinni.

CPU miðvinnslueining (central processing unit) er sá hluti í örstýringunni sem framkvæmir alla vinnslu forritsins. Það getur ekki unnið eitt og sér, heldur þarf alltaf að hafa minni, inngagns- og útgangsbúnað til að fá upplýsingar inn, vista þær og senda þær svo aftur út.

Inngangs- og útgangseiningar (I/O Ports) eru til að eiga samskipti við merki eða gögn frá utanaðkomandi búnaði við CPU, þá bæði að taka við og senda. Hliðræni til stafræni inngangurinn (Analog to Digital converter) er notaður til að taka inn hliðrænt merki þá oftast spennugildi og breyta því yfir í stafrænt merki til úrvinnslu. Flestar örстýringar sem bjóða upp á A/D breytu hafa 10 bita upplausn á innganginum. Þetta þýðir að inngangspennunni er breyt í 10 bita númer sem gefur nákvæmni uppá 1 til 1024 eða 0,1% nákvæmni. Margar örстýringar hafa innbyggðan sveiflugjafa (Oscillator) sem hefur fast gildi sem er breytilegt milli rása. Gallinn við þetta er að innbyggði sveiflugjafinn er ekki mjög nákvæmur svo að utanaðkomandi sveiflugjafi er oft settur til að fá nákvæma klukkurás. Raðsamskipti (Serial communication) eru notuð til að hægt sé að tala við aðrar örстýringar eða skiptast á gögnum.

4.3.1 Raðsamskipta staðlar

Nokkrir raðsamskipta staðlar eru mögulegir í PIC örстýringum

- I²C (inter integrated circuit)
- SPI (serial peripheral interface)
- CAN (controller area network)
- RS-232/ USART (universal synchronous/asynchronous receiver/transmitter) (Bates, 2006).

4.3.1.1 I²C

I²C kerfið notast aðeins við two pinna á örстýringunni raðgögn(serial data) (SDA) og raðklukku (serial clock) (SCL). Kerfið byggist upp á því að það er ein aðaltölva (Master) og svo margir þrælar (slave). SCL klukkulínan er notuð til að samstilla öll gögn sem verið að senda á brautinni. Hverjum þræl er gefið vistfang sem er eins og hans heimilisfang sem gerir það að verkum að aðaltölvan getur sent gögn í gegnum einn streng (SDA) sem inniheldur einnig vistfang þrælsins. Vistfangið getur verið 7 eða 10 bitar, við 7 bita vistfang er hægt að tengja allt að 128 þræla. Til að aðaltölvan geti byrjað að tala við þræl þá þarf að senda byrjunar runu á I²Cbrautina. Byrjunar runan er ein af tveimur kóðum sem eru sér tilgreindir fyrir I²C brautina, hin er stopp runan. Þegar byrjunar runan hefur verið send þá þarf allir þrælar á brautinni að hlusta eftir vistfangi. Aðaltölvan sendir þá út 8 bita runu 7 af þeim eru vistfangs bitar og einn biti sem segir til hvort kerfið sé að lesa eða skrifa (R/W) úr þrælnum. Ef aukabitinn er hár

(1) þá er aðaltölvan að lesa frá þrælnum ef hann er lár (0) þá er hann að skrifa í þrælinn. R/W bitinn er LSB (least significant bit) bitinn og 7 bita vistfangið er sett í efri 7 bitanna á rununni, sem þýðir að ef tölvan ætlað að eiga samband við vistfang 14 þá þarf aðaltölvan í raun að senda vistfang 28 sem er 14 færður upp um einn bita (Bates, 2006).

4.3.1.2 SPI

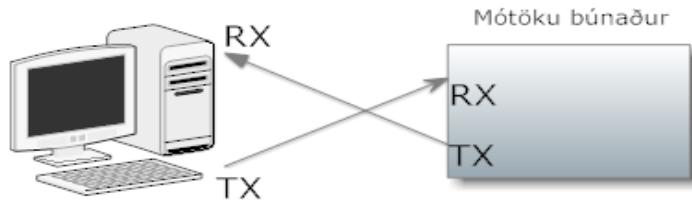
SPI notast við fjóra pinna á örстýringunni, raðgögn (serial data) út (SDO), raðgögn inn (SDI), raðklukku (serial clock) (SCK) og þræla veljara (SS Slave select). Eins og í I²C kerfinu þá byggist SPI upp á svipaðan hátt með eini aðaltölву og þrælum. Aðaltölvan stjórnar öllum samskiptum og velur hvaða þræl hún vill tala við með því að setja hátt gildi inn á SS innganginn á örstýringunni. Þegar hún er búinn að velja sér þræl getur hún sent gögn um það hvað hann vill fá frá örstýringunni. Þegar aðaltækið hefur lokið sér af með þrælinn setur hún SS í lágt gildi til að geta valið annan þræl til að lesa af. Hægt er að lesa og skrifa gögn á sama tíma með þessari aðferð (Bates, 2006).

4.3.1.3 CAN

CAN kerfið er sérstaklega hannað til að senda gögn í umhverfi þar sem mikið er um rafsegultruflanir eins og í stórum mótorstýringum. CAN raðsamskipti eru einungis til í mjög fáum og öflugum PIC örstýringum (Bates, 2006). Þannig að ekki verður farið ýtarlegra í þann staðal.

4.3.1.4 USART

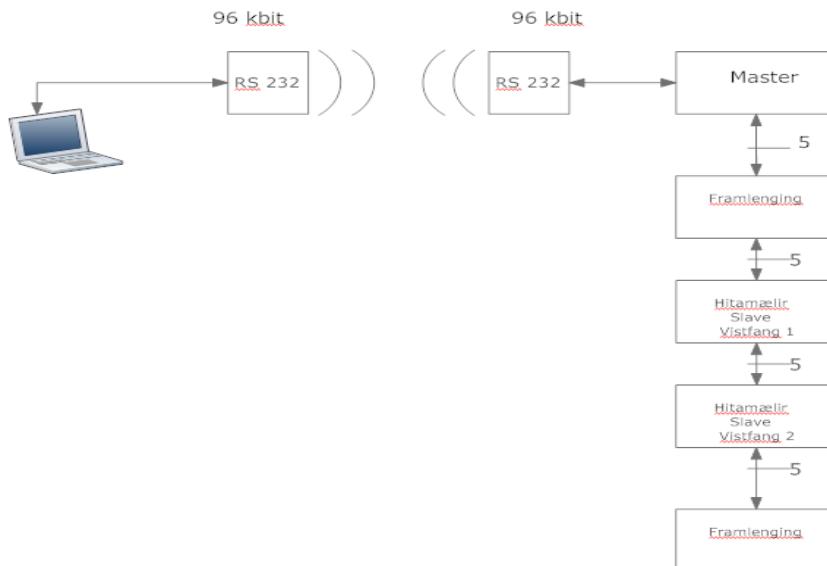
RS-232 einnig þekkt sem USART (universal synchronous/asynchronous receiver/transmitter) er ósamstilltur raðtengis (serial) samskipta staðal sem er mikið notaður staðall í samskiptum PC tölvu og jaðartækja. Hann notast við COM raðtengið á PC tölvunni, en er ekki með samstellt klukkumerki eins og í SPI og I²C raðtengissamskiptastöðum. Í RS-232 eru tvær samskipta línum RX (Receive data) og TX (Transmit data). Á TX línum eru send út gögn til annar tækja en línan RX er notuð til að lesa gögn sem koma frá öðrum tækjum. TX útgangurinn frá tölvu er þannig tengdur við RX innganginn á mótoðu búnaði. RX inngangur á tölvu er tengdur við TX útgang á mótoðu búnaði (sjá mynd 7). Þar sem það er ekki klukkulína þá notast raðsamskiptinn við fastann samskipta hraða á milli tækja. Samskiptahraðinn er mældur sem biti á sekúndu eða sem bita hlutfall (baud rate). (Bates, 2006)



Mynd 7 Samskipti með RS-232 staðlinum

5 Hönnun

Heildar kerfið sem hannað var byggist upp á 14 hitamælum og aðaltölву sem sendir gögn í PC tölву sem heldur utanum mælingar. Við samskipti á milli þræla (slave) og aðaltölwu (master) er notast við raðsamskiptamáta. Aðaltölvan tekur við gögnum og sendir þau svo með RS-232 staðlinum þráðlaust til PC tölву sem er staðsett í stjórnihúsi, PC tölvan vinnur svo úr gögnunum. Þar sem sjókvíar eru ekki alltaf landtengdar er aðeins rafmagn á aðaltölvunni 8 tíma á dag annars þarf hún og allt kerfið að styðjast við rafmagn frá 12 V og 7 Ah (Amper stunda) rafhlöðu . Á þessum 8 tímum er framkvæmd mæling á 10 mínutína fresti en þegar rafmagn fer af tölvunni er aðeins verið að taka mælingar á hálftíma fresti. Til þess að kerfið geti stuðst við rafhlöð í 16 tíma má heildar kerfið ekki draga meira en 437,5 mA straum. Gera þarf ráð fyrir því að aðaltölvan geti geymt þessar mælingar og sent þær þegar rafmagn kemst á tölvuna. Á mynd 8 má sjá einlínu mynd af kerfis uppbyggingunni.



Mynd 8 Kerfis uppbygging

5.1 Hitamælir

Við hönnun á hitamælinum þurfti að skoða mælisvið nemans miðað við hitastig sjávar og er það á bilinu -3°C til 37°C sem gerir 40°C hitabrettingu (sjá jöfnu 5). Nákvæmni í mælingum er líka nauðsynleg og er gert ráð fyrir því að mælirinn skynji hitabreytingu upp á 0.1°C sem gera 400 mæligildi sem neminn þarf að lesa (sjá jöfnu 6).

$$-3^{\circ}\text{C} - 37^{\circ}\text{C} = 40^{\circ}\text{C} \text{ breiting} \quad (5)$$

$$\frac{40^{\circ}\text{C}}{0,1^{\circ}\text{C}} = 400 \text{ gidli} \quad (6)$$

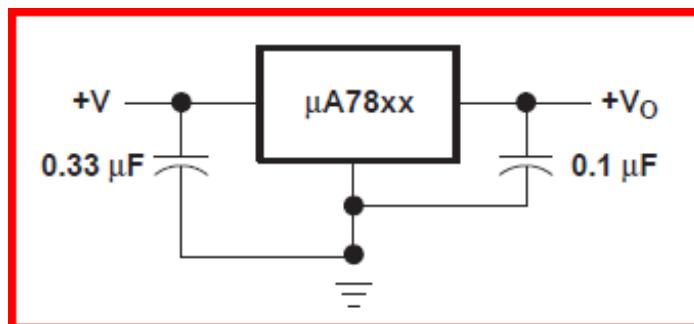
Vegna þess hversu breytilegt hitastig sjávar er var ljóst að skoða þyrfti margar mælingar frá yfirborði og niður á botn kvíarinnar. Skoðaður var sá möguleiki að hafa einn mæli sem láttinn yrði síga niður á kjörhitastig. Yrði hann þá með mælibúnað á tromlunni sem segði til um á hversu miklu dýpi hann væri. Þó að sá möguleiki hafi haft sína kosti þá var frekar ákveðið að hafa marga mæla með 3,5 metra millibili niður kvína. Með þeirri aðferð er hægt að fá fleiri nákvæmar mælingar og ekki þarf mikinn vélbúnað sem tæki þá straum af kerfinu. Með þessari lausn þá eru 14 mælar frá yfirborði kvíarinnar og niður á botn. Þá var ljóst að hanna þyrfti mælinn miðað við dýpt. Vegna taps í leiðara þyrfti að vera mismunandi mögnun á spennu merki mælisins frá yfirborði og niður á botn. Leiðarinn þyrfti þá að vera með 14 strengi sem eingöngu myndu mæla spennu. Þetta yrði til þess að leiðarinn yrði mjög þykkur og töluvert dýrarri. Aðaltölvan yrði þá eining að geta lesið inn 14 hliðræn gildi með 12 bita upplausn. Því var tekinn sú ákvörðun að hanna mælinn þannig, að ekki þyrfti að gera breytingar á honum eftir því á hvaða dýpt hann væri. Skoðuð var sú lausn að breyta spennumerkini frá mælinum yfir í stafrænt gildi áður en gögnin væru send til aðaltölvunnar. Með þessari aðferð er komist hjá því að þurfa að magna upp merkið miða við dýpt á nema.

5.2 Mælirásin

Í þessum kafla verður farið yfir hönnunar ferlið á mælirásinni allt frá spennu sem tekin er inn og hvernig á að senda lesinn gildi úr mælinum. Einnig verður farið yfir eiginleika aðaltölvunnar sem á samskipti við mælana og PC tölvu í landi.

5.2.1 Spennureglir

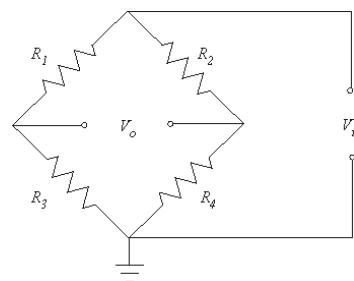
Kerfið vinnur á 12 V spennu sem er annarsvegar er fengin frá rafhlöðu 16 tíma á dag og hinsvegar rafmagni 8 tíma á dag. Til þess að halda fastri spennu inn á rásina eru 12 V tekinn inn á uA7810 spennuregли (sjá gagnablað viðauka 1). Spennureglirinn heldur fastri 10 V spennu með $\pm 0,05$ V skekkju inná rásina sem gerir hann kjörinn fyrir mælirásina. Þéttar voru notaðir á inngang og útgang eins og sést á mynd(8). Þéttirinn á útganginum er notaður sem línu síða (filter) til að bæta svartímann. Á innganginum var þéttirinn settur til að sía burt sveiflutíðni sem getur myndast í leiðurum. Með þessari aðferð er útgangspennan stöðug við 10 V (Floyd, 2008). Eining er notaður 5 V spennureglir af sömu gerð til að spennu fæða PIC örстýringuna.



Mynd 9. Spennuregler öftustu tvær tölurnar seigja til hvað spennureglirinn skilar út

5.2.2 Wheatstone brú

Wheatstone brú er mjög nákvæmt mælitæki og hentar einkar vel til viðnámsmælinga þó ekki sé beint verið að mæla viðnámsgildið sjálft heldur spennumismun á milli tveggja spennudeilinga. Það sem gerir brúna að góðu mælitæki er að með henni er hægt að nema hitastigsbreytingar upp á brot úr gráðu. Einnig hafa ytri áhrif, til dæmis skekkja í spennugjafa, lítil áhrif á brúna.



Mynd 10. Wheatstone brú

Tekin var 10V spenna frá spennuregли inn á brúnna og var viðnám R2 og R4 sett sem 1K Ω til að fá 5 V viðmiðunarspennu útúr spennudeilingunni, sjá jöfnu (7), þar sem V_A er spennan út og V_i spennan inn. Við val á viðnámi R1 þá þurfti að hafa í huga hvaða stærð er á viðnámi R4 sem er NTC viðnámið í rásinni. Útfrá viðnámsgildum í línurit 1 má sjá að hæsta gildi viðnámsins er um 9000 Ω og lægsta í kringum 1000 Ω . Einnig þurfti að hafa í huga að spennu mismunurinn frá báðum spennudeilingum færi ekki yfir 5 V vegna takmarkana á inngangi PIC örстýringarinnar. Spennan úr spennudeilingunni mátti þá ekki vera hærri en 10 V. Miðað var við að spenna færi ekki yfir 9 V og var R1 þá reiknað útfár jöfnu (8)

$$V_A = \frac{R2}{(R1+R2)} * V_i \quad (7)$$

$$V_A = \frac{1K \Omega}{(1K \Omega + 1k \Omega)} * 10V = 5V \quad (7)$$

$$9V = \frac{9000 \Omega}{(R1 + 9000 \Omega)} * 10V \quad (7)$$

$$R1 = \frac{10V * 9000 \Omega}{9V} - 9000 \Omega = 1000 \Omega \quad (8)$$

Miðað við útreikninga þá er stærð viðnámsins R1 1000 Ω sem mundi gefa spennudeilingu frá 9 V til 5 V. Við prófanir kom í ljós að hitamótstaðan hitnaði verulega við þessa uppstillingu og því þurfti að skoða við hvað straum hitamótstaðan byrjar að hitna verulega. Í jöfnu 9 má sjá formúlu til að reikna afl yfir NTC hitamótstöðuna. Dreifingar fastinn δ er gefinn upp af framleiðanda hitamótstöðunnar. (sjá viðauka 1)

T_A er hitastigið við 25°C útreikningar á T er í jöfnu 10. Hámarks straumurinn yfir hitamótstöðuna er reiknaður út með jöfnu 11 (EPCOS, 2009).

$$P = \delta * (T - T_A) \quad (9)$$

$$2252 - 5 = 2252 * e^{3890 * (\frac{1}{T} - \frac{1}{298,15})} \quad (10)$$

$$T=298,201 \text{ } ^\circ\text{K} \quad (10)$$

$$P = 0,1mV * (298,201 - 298,15) = 0,0051 \quad (9)$$

$$I = \frac{P}{V} \Rightarrow \frac{0,0051}{10} = 0,00051 A = 0,51 mA \quad (11)$$

Út frá straumnum sem fenginn er úr jöfnu 10 var reiknað út hversu stórt heildarviðnámið yrði að vera til að fara ekki yfir reiknaðan straum. Sjá (jöfnu 12).

$$R = \frac{V}{I} \Rightarrow \frac{10 V}{0,00051} = 19607 \Omega \quad (12)$$

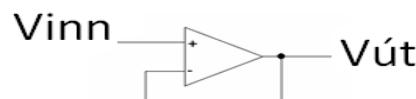
Heildarviðnám spennudeilingarinnar þarf þá að vera jafnt eða stærra en $19,6 K \Omega$. Valið var að setja $20 k \Omega$ viðnám í raðtengingu við NTC hitamótstöðuna.

5.2.3 Aðgerðarmagnarinn

Við val á aðgerðarmagnar þurfti sérstaklega að skoða inngangs strauminn fyrir rásinna. Til að byrja með var unnið með LM-741 aðgerðamagnara sem reyndist ekki vera hentugur fyrir rásina vegna lágs straums í rásinni. Aðgerðamagnarinn sem varð síðar fyrir valinu er LMC6001 ofur -ofur lástraum magnari (Ultra Ultra-Low Input Current Amplifier) með inngangs straum upp á $25 fA$ (femto). Sjá gagna blað í viðauka 1.

5.2.3.1 Spennueltir

Voltage follower eða spennueltir er einföld lokað lúpa (closed loop) aðgerðamagnararás með mögnun upp á 1, þannig að $V_{inn}=V_{út}$. Þessi aðferð er mjög gott hjálpartæki vegna þess hve inngagnsviðnám magnarans er hátt, og gefur þá áhrifamikla einangrun á útgangsspenunni frá inngangsspennunni. Með þessari aðferð er hægt að koma í veg fyrir spennufall á rásinni þegar hún er tengd við næsta skerf þar sem lítið sem ekkert afl er dregið frá inngagnsmerkinu. Tveir spennueltamagnarar eru notaðir til að taka spennu frá Wheaestone brúnni, einn fyrir viðmiðunargildið og annar fyrir breytilegagildið.



Mynd 11. Spennueltir

5.2.3.2 Mismunarmagnari

Mismunarmagnari (differential amplifier) er notaður til að taka útgangsspennur frá spennuelti og leggur þær saman. Á mynd 12 má sjá einfalda mynd af mismunarmagnara. Önnur spennan verður fyrir 180° fasviki inní magnaranum og mælist þá mismunur spennumerkjanna á útgangi. Vegna takmarkana á inngangi PIC ör-stýringarinnar er ekki æskilegt að útgangsspenna fari yfir 5 V. Fundin var stærð viðnáma miðað við að mögnun aðgerðarmagnarans sé jafnt og 1. Til að reikna mögnunina í rásinni er notuð jafna 13. Ef öll viðnámin eru jafn stór þá er mögnunin jafnt og 1 og þá er mismunaspennan inn sú sama og út spennan sjá jöfnu 14. Í jöfnu 15 er reiknuð út spennan út miðað við stærð viðnáma og spennu inn.

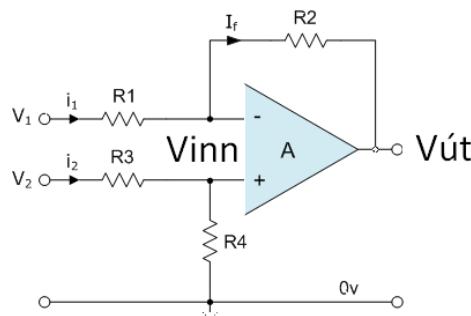
$$A = \frac{R_4}{R_1} * \left(\frac{R_1 + R_2}{R_3 + R_4} \right) * \frac{R_2}{R_1} \quad (13)$$

$$A = \frac{1K\Omega}{1K\Omega} * \left(\frac{1K\Omega + 1K\Omega}{1K\Omega + 1K\Omega} \right) * \frac{1K\Omega}{1K\Omega} = 1 \quad (13)$$

$$V_{ut} = A(V_2 - V_1) \quad (14)$$

$$V_{ut} = 1(5 - 1.9) = 3,26 V \quad (14)$$

$$V_{ut} = \frac{R_2}{R_1} * V_1 + \left(1 + \frac{R_2}{R_3} \right) * \left(\frac{R_4}{R_3 + R_4} \right) * V_2 \quad (15)$$



Mynd 12. Mismunarmagnari öll viðnám jafn stór $V_{ut}=V_1-V_2$

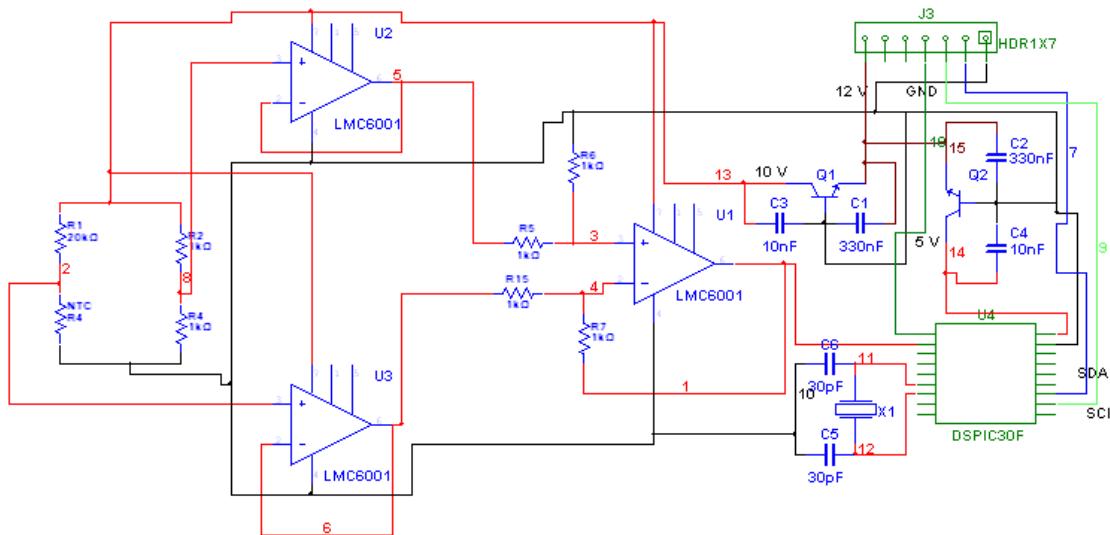
5.2.4 PIC

Við val á PIC örstýringu fyrir hitanemann þurfti helst að hafa í huga hliðræna innganginn og raðsamskiptin. Þar sem spennumerkíð sem verið er að mæla verður aldrei línulegt útaf ólínuleika í NTC viðnáminu þurfti að finna PIC sem gat lesið spennubreytingu upp á milli volt. Við val á raðsamskiptum þurfti að taka tillit til þess að verið er að vinna með um 14 mæla og því er það kostur ef hægt er að takmarka þá strengi sem þarf í búnaðinn. Örstýringin sem varð fyrir valinu er dsPIC30F3012 (sjá gagnablað viðauka 1) 18 pinna með 12 bita hliðrænum inngangi sem eru 4096 bitar (sjá jöfnu 16) sem gefur möguleika á að mæla spennu niður í allt að 1,22 mV (Sjá jöfnu 17).

$$2^{12} = 4096 \text{ bitar} \quad (16)$$

$$\frac{5V}{4096} = 1.22 \text{ mV per bit} \quad (17)$$

Spennan frá mismunamagnaranum er tekinn inn á Hliðrænan til stafrænan (A/D) inngang. Á mynd 13 má sjá heildarrásamynd kerfisins. Spenna inn, jörð og raðsamskipti eru tengd inná J3 sem er 7 pinna tengi. Q1 er spennureglir fyrir mælirásina og gefur út fasta 10V spennu inn á Wheatstone brúna. Q2 er einnig spennureglir en gefur út 5V spennu til að spennufæða PIC örstýringuna. X1 er sveiflugjafi og SDA og SCL eru tengingarnar fyrri I²C raðsamskiptin.



Mynd 13 Heildarmynd af mælirásinni

5.2.5 Raðsamskipti

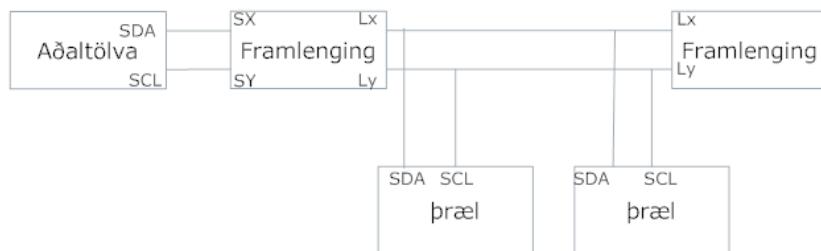
Til að eiga samskipti við mælana eru nokkrir möguleikar í stöðunni. PIC örстýringin sem valinn var býður upp á 3 möguleika:

- I²C
- USART
- SPI

Aðeins var hægt að nota einn af þessum möguleikum. Strax var hægt að útiloka USART samskiptinn þar sem hann býður ekki upp á samskipti við nema einn búnað við hvert tengi. SPI staðalinn býður upp á að það sé hægt að lesa og skrifa inn á örстýringuna í mælinum og ekki þarf að gefa hverjum mæli vistfang sem aðaltölvan kallar á. En þar sem SPI kerfið byggist upp á að hver mælir tengist inn á 4 inngagna á PIC örстýringunni þá þurfti að hafa í huga að æskilegt er að takmarka fjölda víra í strengnum sem tengir alla mælana saman. I²C hefur þann kost að notast aðeins við 2 víra, 1 vír fyrir sendingu og móttöku og 1 fyrir klukkumerki. Í I²C kerfinu þarf að gefa hverjum og einum mæli sitt eigið vistfang og kallar aðaltölvan eftir því vistfangi sem hún vil tala við. Með þessari aðferð þyrfti að forrita hvern mæli fyrir sig á brautinni sem myndi gera það auðveldara að greina á hvað dýpi mælirinn væri. Eitt vistafang yrði þá sett fyrir ákveðna dýpt. Ákveðið var að notast við I²C aðferðina við aflestur á gögnum frá PIC örстýringunni vegna möguleika hans á að notast aðeins við 2 víra til samskipta. Einnig er möguleiki að lækka klukkuhraðan til að ná fram meiri lengd á sendingu.

5.2.6 I²C brautar framlenging

Til að ná fram samskiptum við mæla allt niður í 50 m þarf að bæta við I²C framlengingu á brautina. Almennar I²C brautir eru með rýmd upp á 400pf (Pico farad) sem gefur samskipta vegalengd upp á nokkra metra. Með því að setja á báða enda brautarinnar framlengingu má ná fram rýmd upp á 3000pf og allt að 50 m lengd á braut. Framlengingin er tengd er við brautina eins og mynd 14 sýnir. SDA tengist við SX innganginn á framlengingunni og SCL inn á SY. Útgangur framlengingarinnar Lx og Ly þarf svo að tengjast við samsvarandi útganga á enda brautarinnar (Instruments, 2010). Skoðað var P82B715 I²C brautar framlenging frá Texas Instruments (sjá gagna blað í viðauka 1).



Mynd 14 Einlínu mynd af I²C braut með framlengingu

5.2.7 ICSP (In-Circuit Serial Programming)

PIC örстýringin býður uppá í rásar raðsamskipta forritun (ICSP) sem gerir það að verkum að ekki þurfi að fjarlægja örстýringuna úr rásinni til að forrita hana. Samkvæmt gagnablaði frá framleiðanda þá notast ICSP við sömu pinna á örстýringunni og I²C raðsamskiptinn þess vegna er ekki gert ráð fyrir að þessi aðferð sé notuð.

5.3 Aðaltölvan

Aðaltölvan þarf að sjá um samskiptinn á milli þræla og eining að eiga samskipti við PC tölvu sem sér um að vinna úr mælingunum. Tölvan þarf að vera með I²C samskipta möguleika til að geta sent gögn og tekið á móti þeim frá þrælunum. Einnig þarf að gera ráð fyrir að aðaltölvan geti átt samskti við PC tölvuna í gegnum RS-232 á 96 Kbit á sekúndu. Þar sem rafmagn er ekki á PC tölvunni allan sólaringin þarf aðaltölvan að geyma þau gögn sem mæld eru í minni. Því þurfti að skoða hversu stórt minni þurfti til verksins. Rafmagn er á tölvunni 8 tíma á dag og þá þarf aðaltölvan að geyma gögn sem tekinn eru yfir 16 tíma. Hver mælir sendir út gögn upp á 12 bita sem gerir 512 bæti fyrir hvern mæli. Miðað er við að það séu 14 mælar sem skila inn mælingum á hálftíma fresti í 16 klukkutíma sem gerir:

$$14 * 512 \text{ bæt} = 7168 \text{ bæt} \cong 7 \text{ Kbæt} \quad (18)$$

$$16 * 2 = 32 \text{ mælingar} \quad (19)$$

$$32 * 7168 \text{ bæt} = 229376 \text{ bæt} = 224 \text{ Kbæt} \quad (20)$$

Gert var ráð fyrir því að aðaltölvan þyrfti að geta geymt 224 Kbæt af mælingum. Skoðaðar voru nokkra lausnir sem buðu upp á öll þau skilyrði sem gefinn eru upp í textanum að ofann. Sá möguleiki er fyrir hendi að notast við örtölvur eins og Arduino eða Gumstix sem aðaltölvir í kerfinu.

5.3.1 Arduino

Arduino er örtölvu sem byggist á svokölluðum opnum vél- og hugbúnaði, sem þýðir að allar upplýsingar um örtölvuna svo sem rásamyndir, íhlatalisti og keyrsluforrit eru til staðar. Örtölvan styðst við forritunar mál sem heitir „Wiring“ hannað til að einfalda alla forritunnar vinnu en einnig er hægt að forrita í C eða C++ forritunar máli. Arduino notast við lágspennu 8-bitu Amtel AVR örстýringu. Margar tegundir af Arduino örtölvum er til boða en sú sem hér verður skoðuð er Arduino Mega 2560 örtölvu sem býður upp á 54 stafræna inngangs og útgangs tengingar þar sem 14 að þeim er notaðar til að stýra PWM (Pulse-width modulation), 16 hliðræna innganga, 4 USART raðtengi, I²C og SPI raðsamskipti. 256 KB af flash minni, 4 KB EEPROM, 8 KB SRAM vinnslu minni og með klukkuhraða upp á 16 MHZ. Mikilr möguleikar eru á viðbætum við örстýringuna eins og til dæmis auka minni (Arduino, 2010).

5.3.2 Gumstix

Gumstix eins og Arduino er eining með opinn vél-og hugbúnað en er mun minni í smíðum. Nafn tölvunar er komið frá stærð fyrstu Gumstix tölvunar sem var á stærð við tyggjóplötu (gumstick). Hugbúnaður vélarinnar byggist upp á Linux stýrikerfinu sem gefur möguleiki á að notast við fleiri forritunar mál en Arduino. Notast við 720 MHz ARM Cortex-A8 örgjörva og er með innra minni uppá 256 Mbæt og vinnslu minni uppá 256Mbæt. Möguleiki er að bæta við tölvuna auka geymslu minni með SD (Secure Digital) minnis korti. Möguleiki er á að tengja við tölvuna auka inngangs/útgangs kort sem býður upp á I²C, SPI og USART raðsamskipti (Gumstix, 2010)

5.4 Samanburður

Báðar lausnirnar hafa það sem þarf til að geta átt samskipti við móðurtölvu, í gegnum RS-232 tengi (USART) og einnig lesið inn gögn frá mælunum í gegnum I²C raðtengis samskiptastaðalinn og geymt þau í minni. Sá möguleiki er til staðar í báðum tölvunum að geta bætt við sig auka minni til að geyma gögn. Við Gumstix er að eins hægt að bæta við SD korti sem er með geymslupláss frá 512M-til 2G-bæt sem er miðað við útreiknað geymslupláss óþarfi og illa nýtt. Arduino býður upp á að bæta við auka geymslu minni sem er upp á 256 Kbæt sem ætti að vera nóg til að geyma þau gögn sem er verið að mæla. Forritunar umhverfi tölvanna er mjög mismunandi þar sem er Arduino forritunar umhverfið er meira notendavæna þar sem hægt er að nota eina skipun til að stjórna inngöngum en ekki löngum C++ kóðum eins og fyrir Gumstix. Ef allt er tekið saman þá er raunhæfari kostur að notast við Arduino örtölvu til að vera aðaltölvan í kerfinu.

6 Prófanir

Í þessum kafla verður fjallað um prófanir á NTC hitamótstöðunni og mælirásinni.

Notast verður við AVO mæli og LabView

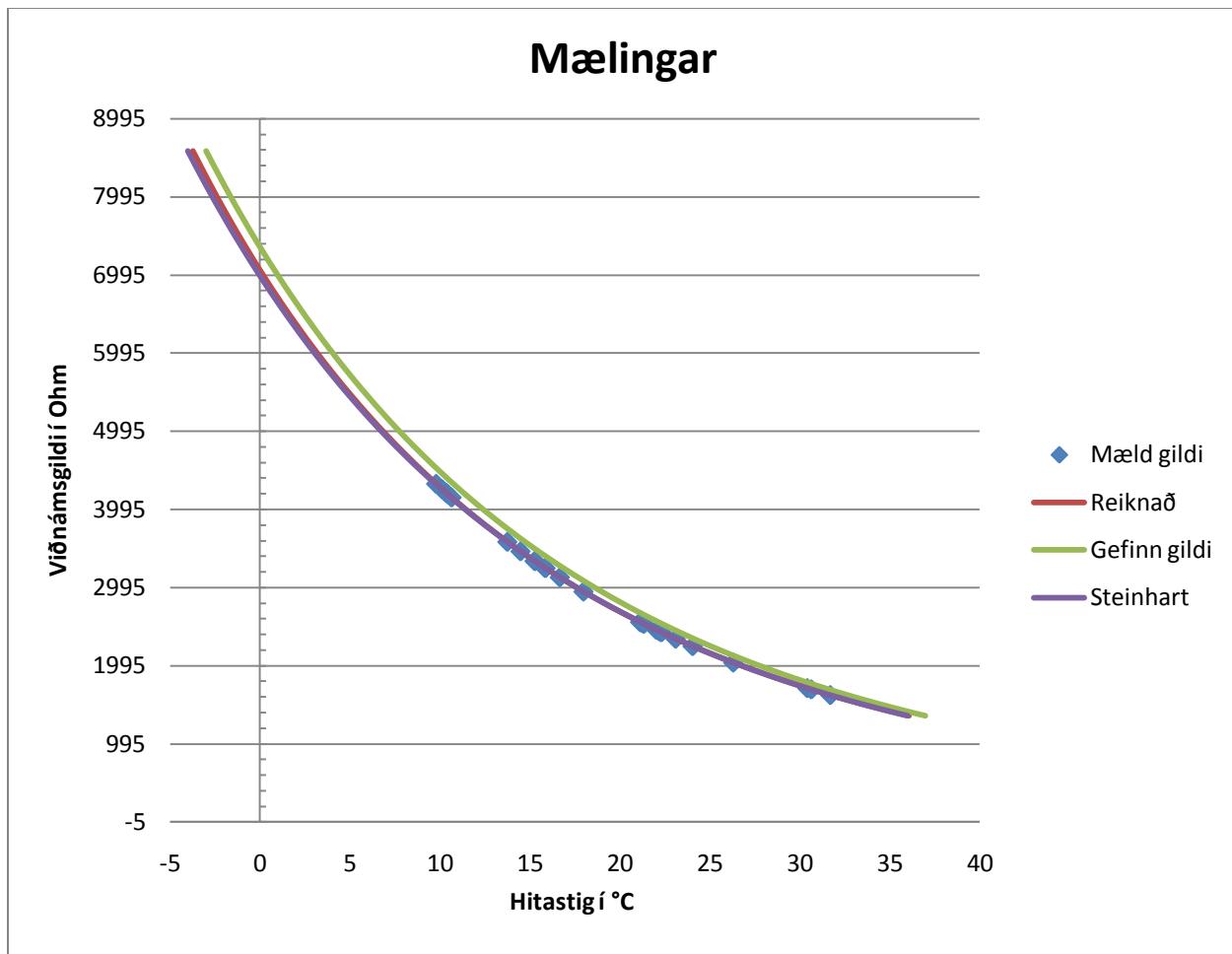
6.1 PR222J2

Við prófanir á PR222J2 viðnáminu voru teknar niður mælingar af viðnámsgildinu með AVO mæli við mismunandi hitastig. Í töflu 1 má sjá mæld viðnámsgildi og hitastig miðað við jöfnu (1), bæði í kelvinn gráðum og celsíus gráðum. Mælingarnar er settar inní línum 4 og bornar saman við gefin gildi frá framleiðanda.

Tafla 1 mæld gildi

Viðnámsgildi í Ohm	Hitastig í °K	Hitastig í °C
4325	283,9475	9,797464
4254	284,291	10,14095
4210	284,5071	10,35713
4190	284,6063	10,45626
4150	284,8061	10,65614
3582	287,9087	13,75872
3461	288,6428	14,49284
3337	289,4264	15,2764
3334	289,4458	15,29577
3249	290,003	15,85304
3245	290,0297	15,87968
3128	290,8259	16,67592
2945	292,1426	17,99262
2555	295,293	21,14298
2546	295,3721	21,2221
2532	295,4958	21,34582
2454	296,1999	22,04986
2437	296,3567	22,20672
2429	296,431	22,28098
2424	296,4775	22,32754
2341	297,2669	23,1169
2246	298,211	24,06098
2036	300,4721	26,32213
1709	304,5913	30,44126
1693	304,8158	30,66576
1620	305,8722	31,72216

Línurit 5. Mæld gildi miða við gefinn gildi frá framleiðanda



6.2 Straumtaka kerfisins

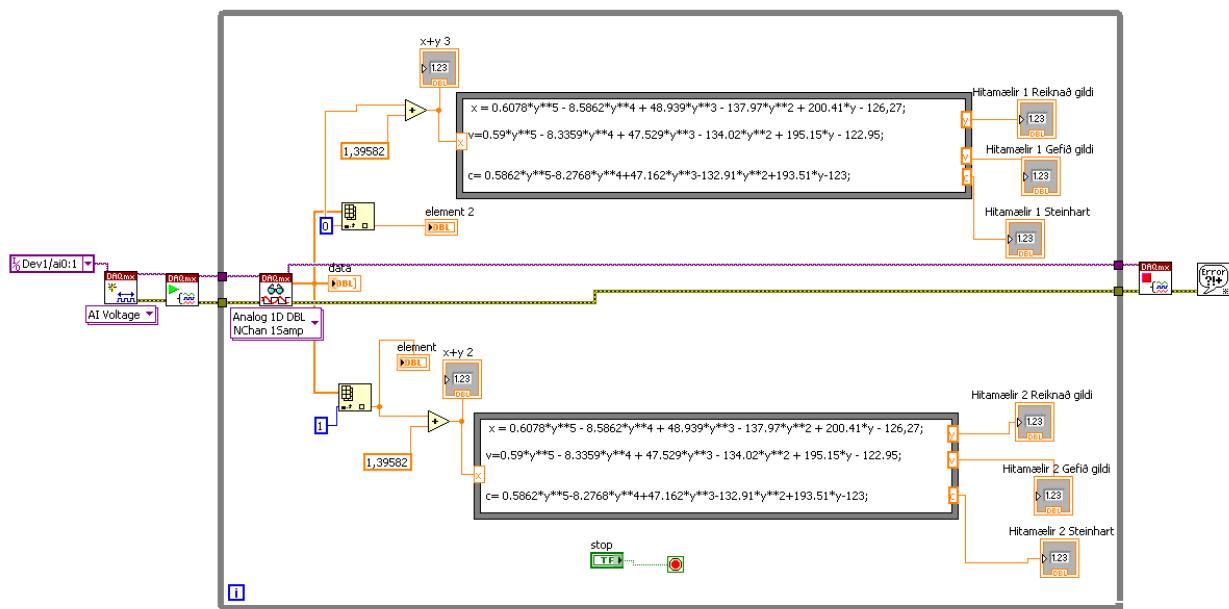
Þar sem kerfið er ekki tengt við rafmang allan sólahringinn þarf að skoða straumtöku kerfisins. Mæld var straumtaka mælisins sem gaf um 19 mA (milli Amper). Heildar straumur sem mælarnir 14 eru að draga er þá um það bil 266 mA. I²C línan er að draga um 2 mA við 2,2 K ohm viðnám og 5 V spennu til að draga upp I²C brautina.

Arduino örtlvan er að draga 50 mA samkvæmt gögnum frá framleiðanda (Arduino, 2010). Heildar straumtaka rásarinnar er þá 318 mA og miða við 12 V og 7Ah er hægt að reikna út líftíma rafhlöðunnar (sjá jófnu 21).

$$\frac{7000 \text{ mAh}}{318 \text{ mA}} = 22,7 \text{ klukustundir} \quad (21)$$

6.3 Mælirásin

Til að prófa mælirásina var hún sett upp á brauðbretti. Tvær rásir voru settar upp til að sjá hvort greina mætti mikinn mun á milli mæla (sjá viðauka 2). Til samanburðar var notaður hitamælir frá Wavetek, mælir sem er með nákvæmni uppá $0,1^{\circ}\text{C}$. Sett var upp Labview forrit (sjá mynd 15) sem les inn spennugildi frá USB inngangseiningu sem er með 12 bita hliðrænan í stafrænan breyti (Analog to Digital converter A/D) sem er það sama og A/D breytan á örстýringunni.



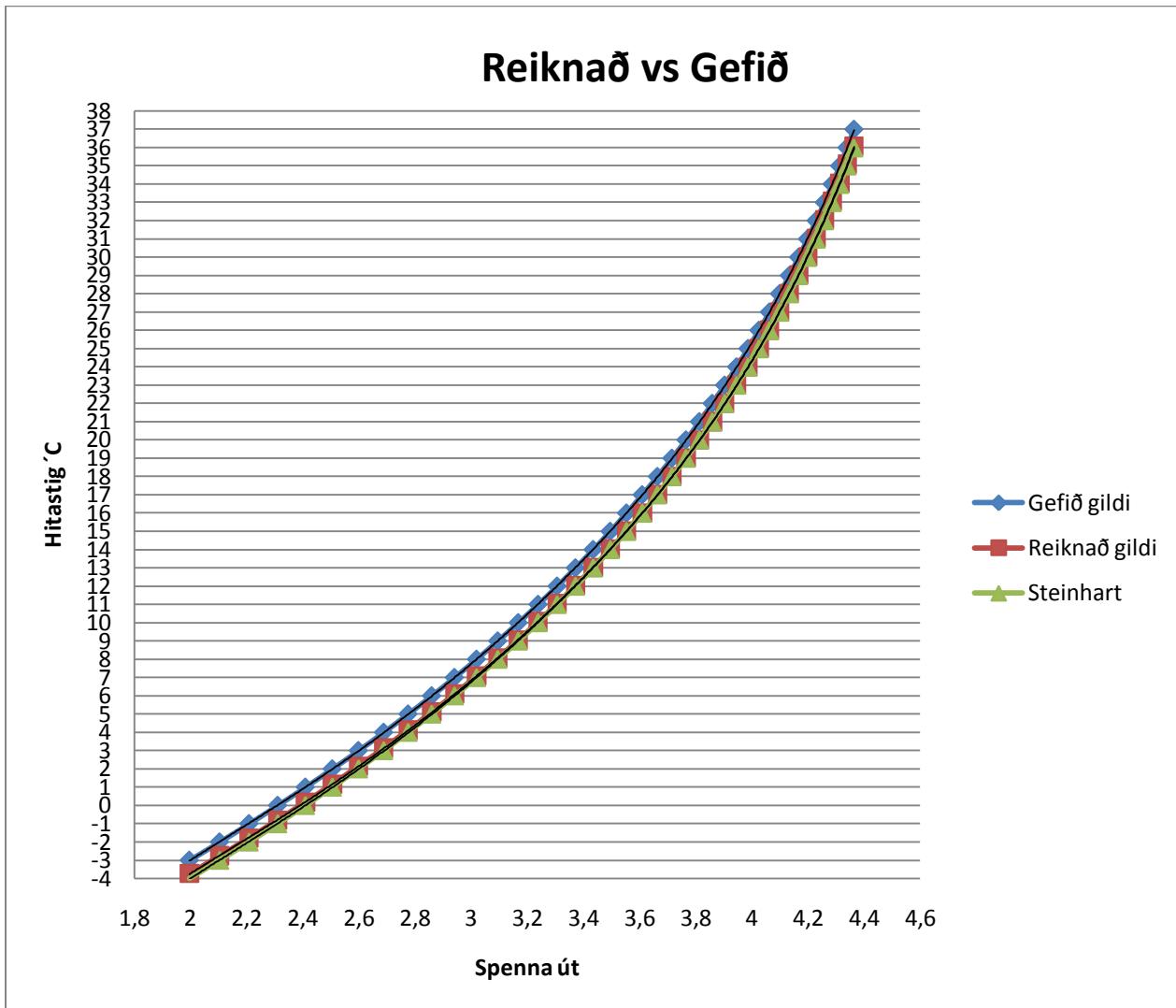
Mynd 15 labView forritið

LabView er myndrænt forritunarmál sem oft er notað til að prófa, mæla eða fyrir sjálfvirkni. Notast er við tákni eða svokallaðar víur í staðinn fyrir línlínur af texta til að búa til forrit. Forritunarmálið sem er notað kallast dataflow. Til að geta lesið frá inngöngunum inn í labView þarf að notast við DAQ max undirvíur. Fyrsta undirvíán býr til rás sem getur mælt tvö spennugildi í einu, vía tvö setur forritið í keyrsluham til að byrja að lesa mælingar. Þriðja undirvíán les síðan mælingarnar sem koma frá AI0 og AI1 og skila þeim upplýsingum út sem fylki. Merkið frá innganginum er tekið inn á fylkjaskrá aðgerðina (Index Arry), fastarnir núll og einn segja til um hvaða inngang er verið að lesa af.

Bæta þurfti við spennumerknið 1,3958 til að fá rétt spennugildi miðað við aflestur frá spennumæli (AVO mælir). Merkið er síðan tekið inn í formula node, sem er undirvía sem gerir það kleift að skrifa C forritunarkóða inn í LabView. Til að finna út jöfnu til að breyta spennu yfir í hitastig var sett upp reiknilíkan í excel (sjá viðauka 3). Reiknuð var spennudeiling yfir gefin viðnámsgildi frá línriti 2 samkvæmt jöfnu 22. ΔR_T eru viðnámsgildin á PR22J2 NTC hitaviðnámsins sem fenginn eru úr línurit 2. V_i er inngang spennan (10 V), R_1 er 20 KΩ viðnám sem er tengt í seríu við NTC viðnámið. V_A er útgagnsspenna spennudeilingarinnar. Gildið er svo dregið frá viðmiðunarspennunni sem er 5 V til að fá mismunarspennuna út sem er sett inn á innganginn. Á línuriti 6 má sjá hitastigið miðað við spenunna út frá voltum bæði út frá gefnum hitagildum og reiknuðum. Út frá línuritinu er fundinn jafna línanna sem eru settar inn í formúla node í Labview og er þá útreikaða gildinu skilað út í gráðum á selsíus. Skoðaður var munur á mælingum miða við reiknuð, gefinn og Steinhart-Hart gildi. Í jöfnu 23 má sjá jöfnu reiknuðu línunnar, jafna (24) sýnir jöfnu línu fyrir gefinn gildi og jafna 25 sýnir jöfnu fyrir útreiknað hitastig miða við Steinhart-Harte jöfnuna.

$$V_A = \frac{\Delta R_T}{(R_1 + \Delta R_T)} * V_i \quad (22)$$

Línurit 6 Hiti í gráðum miðað við spennu í voltum. Reiknuð og gefið gildi borinn saman



$$V_{\dot{u}t} = 0,6078 * T^5 - 8,5862 * T^4 + 48,939 * T^3 - 137,97 * T^2 + 200,41 * -126,27 \quad (23)$$

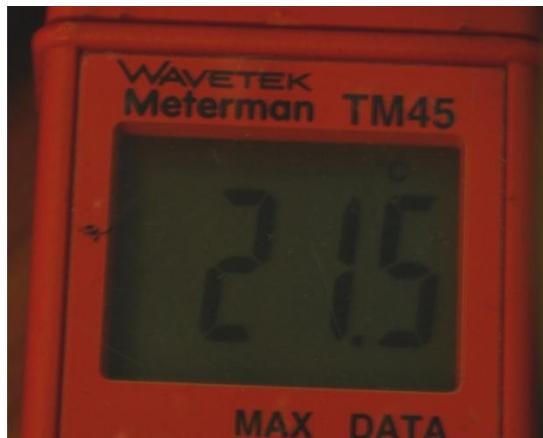
$$V_{\dot{u}t} = 0,59 * T^5 - 8,3359 * T^4 + 47,529 * T^3 - 134,02 * T^2 + 195,15 * T - 122,95 \quad (24)$$

$$V_{\dot{u}t} = 0,5862 * T^5 - 8,2768 * T^4 + 47,162 * T^3 - 132,91 * T^2 + 193,51 * T - 123 \quad (25)$$

Á mynd 16 má sjá viðmóti LabView forritsins. Mæliniðurstöðurnar er settar upp á myndræna hátt þannig auðveldlega megi lesa hitagildin frá hverjum mæli. Myndin sýnir hitastig í gráðum á selsíus miðað við spennuna út úr rásinni. Lítill munur er á milli mæla en örlítið meiri munur er á milli gildanna hvort sem þau eru reiknuð eða gefinn. Mynd 17 sýnir mælt hita stig með Wavetek mælinum á sama tíma og mælingar voru framkvæmdar í LabView. Fleiri mælingar á hita stigi má sjá í viðauka 4.



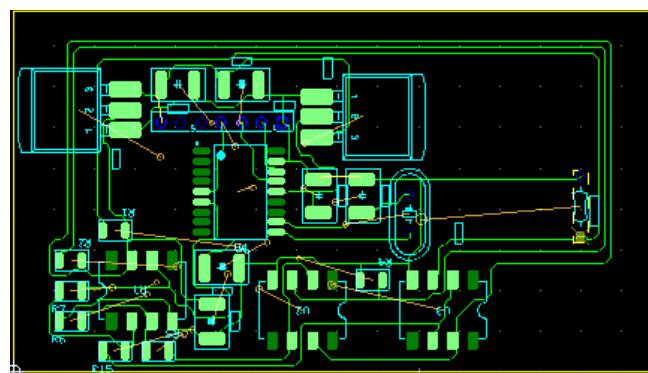
Mynd 16 Viðmóti í LabView hitastig í gráðum á celsíus



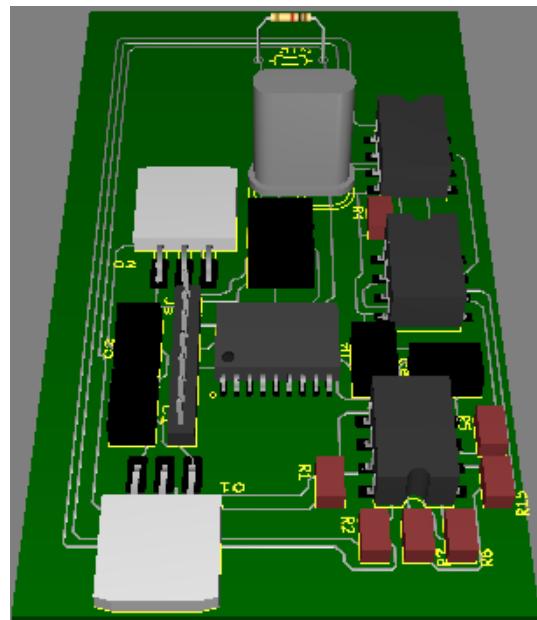
Mynd 17 Hitamæling á sama tíma og LabVeiw forritið

7 Prentplata

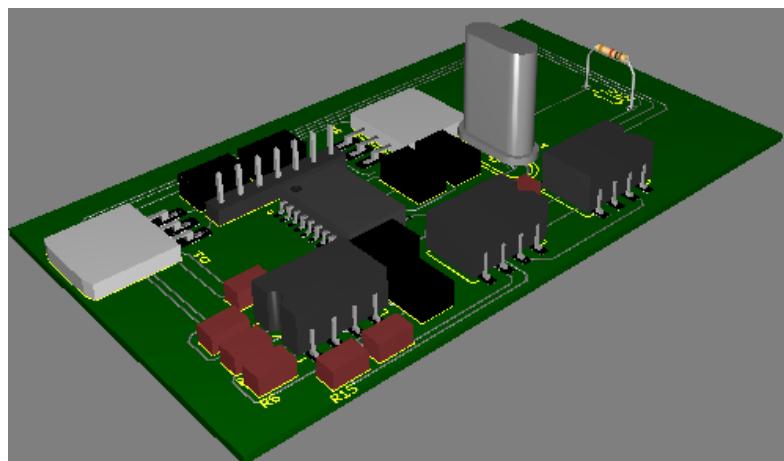
Teiknuð var upp grunnmynd að prentplötu fyrir rásina. Notast var við forrit sem heitir Ultibord sem gefið er út af National Instrument. Platan er 80*45mm og með línubreidd upp á 0,5m. Hugmyndin var að hafa hitamótstöðuna sem fjærst öðrum íhlutum á plötunni svo koma mætti í veg fyrir villu í aflestri ef hitamyndun á sér stað í rásinni. Á mynd 18 má sjá hvernig rásin lítur út þegar búið er að setja hana upp í Ultibord. Myndir 19 og 20 sýna hvernig rásin gæti litið út eftir smíði. Gert er ráð fyrir að allir íhlutir nema NTC viðnámið séu „surfis mounted“ þannig að íhlutir er lóðaðir ofaná koparinn. Til að búa til prentplötuna er prentuð út línumynd rásarinnar á glærublað (Sjá mynd 21). Myndin er sett á koparplötu og útfjólublau ljósi er lýst á rásina í um það bil 4 mínútur. Útlínur myndarinnar eru þá komnar á koparplötuna sem er síðan sett í sýrubað sem eyðir upp koparnum sem myndin nær ekki yfir. Eftir stendur prentplata rásarinnar. Ekki gafst tími til að framkvæma þessa aðferð.



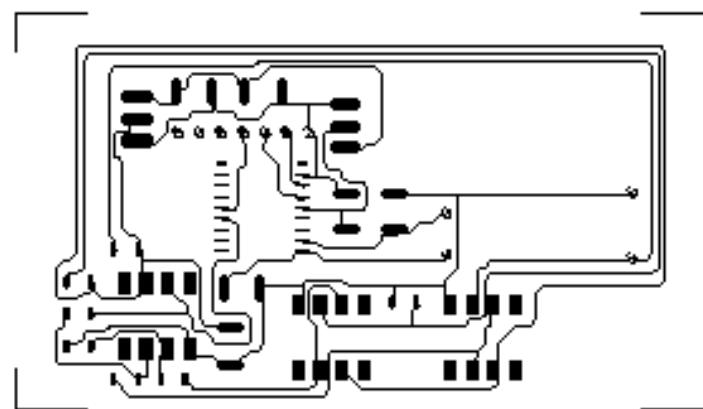
Mynd 18 Prentplatan með línubreidd upp á 0,5mm



Mynd 19 Yfirlistmynd af íhlutum á prentplötunni



Mynd 20 Yfirlistmynd af íhlutum á prentplötunni



Mynd 21 Útprentuð mynd af prentplötunni

8 Kostnaður

Ef heildarkostnaður kerfisins að frádegnum kostnaði við hýsingu á alla 14 hitamælana og framleiðslukostnað kerfisins er heildarkostnaður íhluta 286.667,80 íslenskar krónur. Tafla tvö sýnir sundurliðaðan íhlutakostnað fyrir hvern og einn hitamæli þar sem hver mælir kostar 5605,82 krónur og því myndu íhlutir í 14 mæla kosta krónur 78,481,48. Tafla 3 sýnir svo heildarkostnað íhluta alls kerfisins með 14 mælum, Arduino örtölvu, rafhlöðu og 50 metra löngum 7 víra kapli. Eins og sjá má í töflu 3 þá fer mesti kostnaðurinn í að kaupa kapal sem tengdur er við alla 14 mælana niður á 50 metra dýpi í kvínni. Tafla 4 sýnir heildarveðmæti í einni kví í íslenskum krónum. Í hverri kví eru 1000 tonn af laxi. Hvert kíló af laxi er selt á 880,52 og því er heildarverðmæti fisksins í kvínni um milljarður íslenskra króna eða 880.520.000 kr. Hitamælakerfið í kvína kostar 286.667,80 kr og er því 0,03 % af heildarverðmætum kvíarinnar eins og tafla 5 sýnir.

Tafla 2

Búnaður	Kostnaður í krónum
PR222j2	12,73
uA78XX	55,88
LMC6001	4.392,24
uA7805	55,00
dsPIC30F	550,64
Viðnám	1,60
Tengi	531,65
þéttar	6,08
1 mælir	5.605,82
14 mælar	78.481,48

Tafla 3

Búnaður	Kostnaður í krónum
Arduino	7.824,18
14 mælar	78.481,48
Rafhlæða	3.362,14
50 m kapal	200.000,00 kr.
Heildarkostnaður	289.667,80

Tafla 4

Kílóaverð á laxi í norskum krónum	Íslenskar krónur	Magn af laxi í kví í Kg	Heildarverð Ísl. Kr.
45 kr/kg	880,52 kr/kg	1000000	880.520.000,00 kr.

Tafla 5

Búnaður	Verðmæti í kvínni	Prósenta af verðmæti í kvínni
289667,8	880520000	0,032897356

9 Niðurstaða

Iðnvæðing fiskræktunar á eftir að þróast mikið á næstu árum einkum til þess að lækka framleiðslukostnað. Aukin gagnasöfnun og frekari rannsóknir geta opnað fyrir gríðarleg tækifæri til að auka verðmætasköpun í fiskræktun. Með því að fylgjast með hitastigi sjávar er hægt að stjórna betur nýtingu fóðurs og annars mælibúnaðar sem notaðir eru við framleiðslu. Með nákvæmari stjórnun á fóðurskömmum skapast miklir möguleikar fyrir hámarks nýtingu fóðurs sem leiðir til mikils sparnaðar í rekstri og eykur sóknarfæri framleiðslunnar. Í þessu verkefni var farið í hönnun á hitamæli og hvernig hægt er að safna gögnum frá 14 mælum og koma þeim í miðlægan gangagrun. Skoðaðir voru mismunandi raðsamskiptastaðlar til þess að flytja gögn frá mælum og kom í ljós að I²C staðalinn hentaði einkar vel til þess að flytja gögn frá mælum niður í sjókvínni til aðaltölvunnar. Þar sem mælunum í kerfinu er ætlað að vera á allt að 50 metara dýpi og I²C kerfið er ekki hannað til að eiga samskipti við mælibúnað við þessa lengd þurfti að bæta við framlengingu á báða enda I²C brautarinnar. Þegar kom að því að velja aðaltölву fyrir kerfið var það Arduino örtölva sem varð fyrir valinu sem aðaltölva. Hennar hlutverk er að taka móti gögnum frá mælunum, vista þau og seinna meir að flytja þau yfir í PC tölvu. Var Arduino fyrir valinu vegna raðtengismöguleika hennar og þægilegs forritunarumhverfis. Hitamælirinn var hannaður með það til hliðsjónar að vera sem nákvæmastur. Þrír mismunandi möguleikar voru skoðaðar til þess að ná fram sem mestri nákvæmni í mælinum með því að finna sem nákvæmustu R/T kúrfu hitamótstöðunnar. Þessir möguleikar voru: gefin gildi frá framleiðanda hitamótstöðunnar, útreiknað hitastig miðað við viðnámsgildi frá framleiðanda og með því að notast við Steinhart-Hart jöfnuna. Samkvæmt fræðunum ætti Steinhart-Hart jafnan

að gefa nákvæmustu niðurstöðurnar. Samkvæmt mælingum sem framkvæmdar voru á hitamælinum í LabView má sjá að gefnu gildin frá framleiðanda eru að skila mælingum sem eru sem næst viðmiðunarmælinum. Þessa skekkju í mælingum má rekja til LabView forritsins þar sem hliðræni inngangur mælibúnaðarins var ekki að mæla rétt spennugildi útúr rásinni. Því þurfti að finna út viðmiðunargildi til þess að bæta við mælda gildið. Viðmiðunargildið var fundið út með því að draga spennuna út sem mæld var með AVO mæli frá spennumerkinu sem LabView forritið var að lesa. Þetta viðmiðunargildi sem bætt var við mælda gildið var 1,3958. Settar voru upp tvær mælirásir á brauðbretti til að skoða mismun á milli mæla. Með mælingum má sjá að mismunur á milli mæla er ekki mikill. Þar sem hitamótstöðurnar eru ekki á nákvæmlega sama stað við hverja mælingu má gera ráð fyrir skekkju í mælingum og einnig vegna þess að LAbView forritið gat ekki lesið inn tvær spennur á sama tíma. Forritið getur þannig aðeins skilað einu gildi út í einu. Við gerð mælisins var gert ráð fyrir að PIC örстýringin gæti lesið rétt spennugildi.

Kostir þess að hafa hitamæli í sjókví eru miklir. Með þessu hitamælakerfi er hægt að fylgjast náið með hitastigi sjávar. Samkvæmt mælingum David Johannson frá árinu 2009 vill fiskurinn halda sig á þeim stað í sjónum sem er hve næst kjörhitastigi. Hitamælakerfið sem hannað var í þessu verkefni hefur þann kost að vera með mæla á 3,5 metra millibili og skilar reglubundið gögnum til aðaltölvunar sem síðan sendir áfram í stjórnstöð. Því er hægt að fylgjast stöðugt með breytingum á hitastigi sjávar, hvar fiskurinn heldur sig og þannig er hægt að stýra betur fóðurskömmtu í kvínni. Hitamælirinn er ennþá í þróun, eins og fiskiðnaðurinn allur, en höfundur sér mikil sóknarfæri fyrir fiskiðnaðinn að nota þetta hitamælakerfi þar sem mælarnir eru fastir í kvínni og senda stöðug gögn til stjórnstöðvarinnar. Með þessu er hægt að ná fram hagræðingu í fóðurkostnaði fiskieldisfyrirtækjanna og þar með lækka heildarframleiðslukostnað. Hitamælakerfi þetta getur því átt stóran þátt í þróun iðnvæðingar fiskiðnaðarins.

10 Heimildaskrá

AquaSol. (1. Janúar 2003). *fishfarming*. Sótt 10. Desember 2010 frá Aquaculture: <http://www.fishfarming.com/>

Arduino. (1. Janúar 2010). *Arduino*. Sótt 7. Des 2010 frá Arduino vefsíða: <http://arduino.cc/en/Main/ArduinoBoardMega2560>

Argo. (Janúar. 1 2010). *Argo*. Sótt 14. nóv 2010 frá Argo vefsíða : http://www.argo.ucsd.edu/About_Argo.html

Bates, M. (2006). *PIC Microcontrollers*. Amsterdam: ELSEVIER.

Carter, B., & Brown, T. R. (2001). *Handbook of operational amplifier*. Dallas: Texas Instruments.

David Johansson, K. R.-E. (19. May 2009). *sciencedirect*. Sótt 8. Nov 2010 frá sciencedirect.com/science:

http://www.sciencedirect.com/science?_ob=ArticleURL&_udi=B6T4D-4VPV59W-2&_user=5915045&_coverDate=05%2F19%2F2009&_rdoc=1&_fmt=high&_orig=search&_origin=search&_sort=d&_docanchor=&view=c&_searchStrId=1532302349&_rerunOrigin=google&_acct=C000068843&_version

EPCOS. (1. Febrúar 2009). *Epochs*. Sótt 4. Desember 2010 frá NTC Thermistor: http://www.epcos.com/web/generator/Web/Sections/ProductCatalog/Sensors/TemperatureMeasurement/PDF/PDF_General_technical_information,property=Data_en.pdf;/PDF_General_technical_information.pdf

Floyd, T. L. (2008). *Electronic Devices*. New Jersey: Pearson Prentice Hall.

Gumstix. (1. Janúar 2010). *Gumstix*. Sótt 7. Desember 2010 frá Gumstix vefsíða: http://www.gumstix.com/store/catalog/product_info.php?products_id=228

Instruments, T. (1. Janúar 2010). *I2C Bus Extende*. Sótt 7. Des 2010 frá I2C Bus Extende vefsíða: <http://focus.ti.com/docs/prod/folders/print/p82b715.html>

Jónsson, Á. S. (2010). *Echo sounder observation test in Norway*. Reykjavík: Vaki.

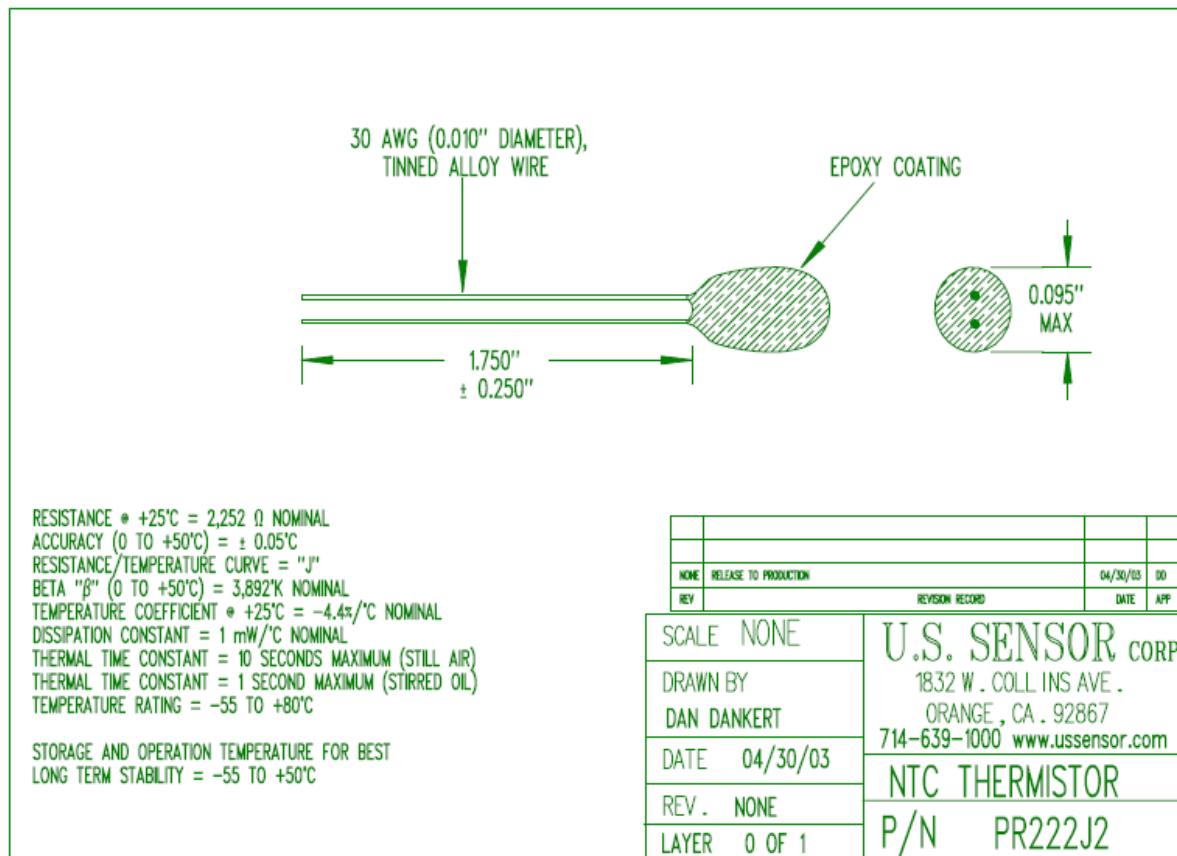
Kourous, G. (19. November 2007). *FAO*. Sótt 10. Desember 2010 frá FAOnewsroom: <http://www.fao.org/newsroom/en/news/2007/1000701/index.html>

U.S.Sensor. (1. Jan 2010). *U.S.Sensor*. Sótt 16. Nót 2010 frá U.S.Sensor vefsíða: http://www.ussensor.com/pdfs/prod_inter_ultra.pdf

11 Viðaukar

11.1 Viðauki 1. Gagna blöð

11.1.1 PR222J2 Hitamótstaðan



Viðnámsgildi hitamótstöðunnar í ohm miðað við hitastig í gráðum á selsíus. Gefið út af framleiðanda.

Temp (°C)	Temp (°F)	Resistance Ratio	TC (%/°C)	Ohm
		Rt/R@+25°C		2,252 Ω
-3	26,6	3,8115	-5,210547029	8583,498
-2	28,4	3,6187	-5,177273607	8149,3124
-1	30,2	3,4368	-5,14577514	7739,6736
0	32	3,265	-5,113323124	7352,78
1	33,8	3,1029	-5,079119533	6987,7308
2	35,6	2,9498	-5,046104821	6642,9496
3	37,4	2,8052	-5,013902752	6317,3104
4	39,2	2,6685	-4,98407345	6009,462
5	41	2,5392	-4,952347196	5718,2784
6	42,8	2,417	-4,921390153	5443,084
7	44,6	2,3013	-4,892886629	5182,5276
8	46,4	2,1918	-4,861301214	4935,9336
9	48,2	2,0882	-4,829518245	4702,6264
10	50	1,9901	-4,801266268	4481,7052
11	51,8	1,8971	-4,773074693	4272,2692
12	53,6	1,809	-4,742951907	4073,868
13	55,4	1,7255	-4,714575485	3885,826
14	57,2	1,6463	-4,686266173	3707,4676
15	59	1,5712	-4,65885947	3538,3424
16	60,8	1,4999	-4,630308687	3377,7748
17	62,6	1,4323	-4,600991412	3225,5396
18	64,4	1,3681	-4,572034208	3080,9612
19	66,2	1,3072	-4,544063647	2943,8144
20	68	1,2493	-4,522532618	2813,4236
21	69,8	1,1942	-4,496734215	2689,3384
22	71,6	1,1419	-4,466240476	2571,5588
23	73,4	1,0922	-4,436000732	2459,6344
24	75,2	1,045	-4,411483254	2353,34
25	77	1	-4,39	2252
26	78,8	0,9572	-4,3616799	2155,6144
27	80,6	0,9165	-4,337152209	2063,958
28	82,4	0,8777	-4,312407429	1976,5804
29	84,2	0,8408	-4,281636537	1893,4816
30	86	0,8057	-4,25716768	1814,4364
31	87,8	0,7722	-4,241129241	1738,9944
32	89,6	0,7402	-4,215077006	1666,9304
33	91,4	0,7098	-4,184277261	1598,4696
34	93,2	0,6808	-4,164218566	1533,1616
35	95	0,6531	-4,141785331	1470,7812
36	96,8	0,6267	-4,116802298	1411,3284
37	98,6	0,6015	-4,089775561	1354,578

Jafna Steinharts og fastarnir A,B,C og D

U.S. SENSOR CORP.

1832 WEST COLLINS AVENUE
ORANGE, CALIFORNIA 92867-5425
714-639-1000 www.ussensor.com

$$\frac{1}{T} = A + B(\ln R_T) + C(\ln R_T)^3 + D(\ln R_T)^5$$

CONSTANTS FOR A U.S. SENSOR 2,252 Ω CURVE "J" THERMISTOR.
OPTIMIZED FOR THE TEMPERATURE RANGE OF 0°C TO +75°C:

T = TEMPERATURE ('K)

R = RESISTANCE @ TEMPERATURE "T"

A,B,C & D = CONSTANTS

A: 1.47530413409933 E-03

B: 2.36552076866679 E-04

C: 1.18857119853526 E-07

D: -7.4635312369958 E-11

11.1.2 μ A7810 Spennureglir



μ A7800 SERIES

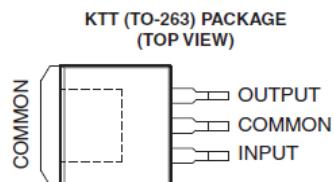
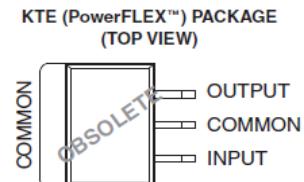
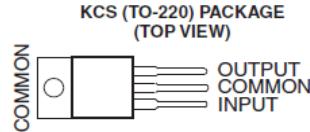
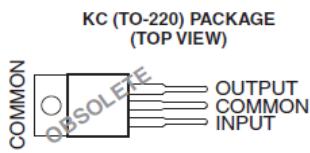
www.ti.com

SLVS056M–MAY 1976–REVISED JANUARY 2009

POSITIVE-VOLTAGE REGULATORS

FEATURES

- 3-Terminal Regulators
- Output Current up to 1.5 A
- Internal Thermal-Overload Protection
- High Power-Dissipation Capability
- Internal Short-Circuit Current Limiting
- Output Transistor Safe-Area Compensation



DESCRIPTION/ORDERING INFORMATION

This series of fixed-voltage integrated-circuit voltage regulators is designed for a wide range of applications. These applications include on-card regulation for elimination of noise and distribution problems associated with single-point regulation. Each of these regulators can deliver up to 1.5 A of output current. The internal current-limiting and thermal-shutdown features of these regulators essentially make them immune to overload. In addition to use as fixed-voltage regulators, these devices can be used with external components to obtain adjustable output voltages and currents, and also can be used as the power-pass element in precision regulators.

μ A7800 SERIES

SLVS056M–MAY 1976–REVISED JANUARY 2009

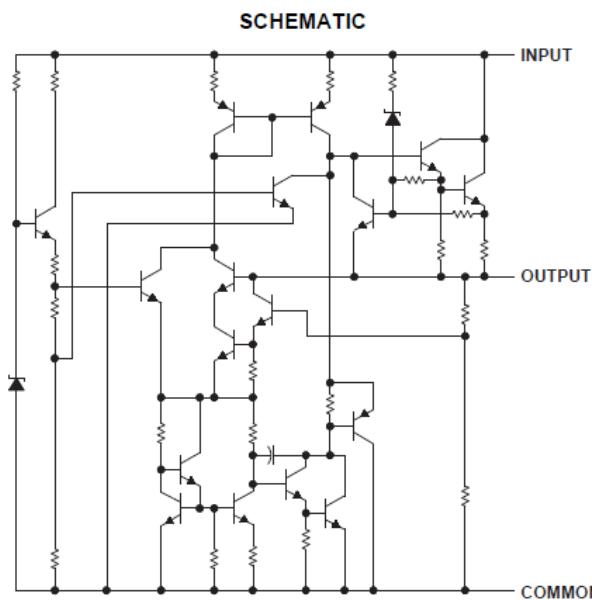
www.ti.com

ORDERING INFORMATION⁽¹⁾

T _J	V _{O(NOM)}	PACKAGE ⁽²⁾		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 125°C	5 V	TO-220, short shoulder – KCS	Tube of 50	UA7805CKCS	UA7805C
		TO-263 – KTT	Reel of 500	UA7805CKTTR	UA7805C
		PowerFLEX™ – KTE		OBsolete	OBsolete
		TO-220 – KC		OBsolete	OBsolete
	8 V	TO-220, short shoulder – KCS	Tube of 50	UA7808CKCS	UA7808C
		TO-263 – KTT	Reel of 500	UA7808CKTTR	UA7808C
		PowerFLEX – KTE		OBsolete	OBsolete
		TO-220 – KC		OBsolete	OBsolete
	10 V	TO-220, short shoulder – KCS	Tube of 50	UA7810CKCS	UA7810C
		TO-263 – KTT	Reel of 500	UA7810CKTTR	UA7810C
		PowerFLEX – KTE		OBsolete	OBsolete
		TO-220 – KC		OBsolete	OBsolete
	12 V	TO-220, short shoulder – KCS	Tube of 50	UA7812CKCS	UA7812C
		TO-263 – KTT	Reel of 500	UA7812CKTTR	UA7812C
		PowerFLEX – KTE		OBsolete	OBsolete
		TO-220 – KC		OBsolete	OBsolete
	15 V	TO-220, short shoulder – KCS	Tube of 50	UA7815CKCS	UA7815C
		TO-263 – KTT	Reel of 500	UA7815CKTTR	UA7815C
		PowerFLEX – KTE		OBsolete	OBsolete
		TO-220 – KC		OBsolete	OBsolete
	24 V	TO-220, short shoulder – KCS	Tube of 50	UA7824CKCS	UA7824C
		TO-263 – KTT	Reel of 500	UA7824CKTTR	UA7824C
		PowerFLEX – KTE		OBsolete	OBsolete
		TO-220 – KC		OBsolete	OBsolete

(1) For the most current package and ordering information, see the Package Option Addendum at the end of this document, or see the TI web site at www.ti.com.

(2) Package drawings, thermal data, and symbolization are available at www.ti.com/packaging.

**Absolute Maximum Ratings⁽¹⁾**

over virtual junction temperature range (unless otherwise noted)

		MIN	MAX	UNIT
V _I	Input voltage	μA7824C	40	V
	All others	35		
T _J	Operating virtual junction temperature		150	°C
	Lead temperature	1.6 mm (1/16 in) from case for 10 s	260	°C
T _{stg}	Storage temperature range	-65	150	°C

- (1) Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

Package Thermal Data⁽¹⁾

PACKAGE	BOARD	θ _{JA}	θ _{JC}	θ _{JP} ⁽²⁾
PowerFLEX (KTE) – OBSOLETE	High K, JESD 51-5	23°C/W	3°C/W	2.7°C/W
TO-220 (KCS) (KC – OBSOLETE)	High K, JESD 51-5	19°C/W	17°C/W	3°C/W
TO-263 (KTT)	High K, JESD 51-5	25.3°C/W	18°C/W	1.94°C/W

- (1) Maximum power dissipation is a function of T_{J(max)}, θ_{JA}, and T_A. The maximum allowable power dissipation at any allowable ambient temperature is P_D = (T_{J(max)} - T_A)/θ_{JA}. Operating at the absolute maximum T_J of 150°C can affect reliability.
(2) For packages with exposed thermal pads, such as QFN, PowerPAD™, or PowerFLEX, θ_{JP} is defined as the thermal resistance between the die junction and the bottom of the exposed pad.

Recommended Operating Conditions

		MIN	MAX	UNIT
V _I	μA7805	7	25	V
	μA7808	10.5	25	
	μA7810	12.5	28	
	μA7812	14.5	30	
	μA7815	17.5	30	
	μA7824	27	38	
I _O	Output current		1.5	A
T _J	Operating virtual junction temperature	0	125	°C

uA7810 Electrical Characteristicsat specified virtual junction temperature, $V_i = 17$ V, $I_o = 500$ mA (unless otherwise noted)

PAR A METER	TEST CONDITIONS	T_J (1)	A7810 C			UNIT
			MIN	TYP	MAX	
Output voltage	$I_o = 5$ mA to 1 A, $V_i = 12.5$ V to 25 V, $P_D \sim 15$ W	25°C	9.6	10	10.4	V
		0°C to 25 °C	9.5		10.5	
Input voltage regulation	$V_i = 12.5$ V to 28 V	25°C	7		200	mV
	$V_i = 14$ V to 20 V		2		100	
Ripple rejection	$V_i = 13$ V to 23 V, $f = 120$ Hz	0°C to 125°C	55	71		dB
Output voltage regulation	$I_o = 5$ mA to 1.5 A	25°C	12		200	mV
	$I_o = 25$ mA to 750 mA		4		100	
Output resistance	$f = 1$ kHz	0°C to 125°C		0.018		~
Temperature coefficient of output voltage	$I_o = 5$ mA	0°C to 125°C		-1		mV/°C
Output noise voltage	$f = 10$ Hz to 100 kHz	25°C		70		V
Dropout voltage	$I_o = 1$ A	25 °C		2		V
Bias current		25 °C	4.3		8	mA
Bias current change	$V_i = 12.5$ V to 28 V	0°C to 125 °C			1	mA
	$I_o = 5$ mA to 1 A				0.5	
Short-circuit output current		25 °C		400		mA
Peak output current		25 °C		2.2		A

(1) Pulse-testing techniques maintain the junction temperature as close to the ambient temperature as possible. Thermal effects must be taken into account separately. All characteristics are measured with a 0.33-F capacitor across the input and a 0.1-F capacitor across the output.

uA7812 Electrical Characteristics

PARAMETER	TEST CONDITIONS	T_J (1)	A7812C			UNIT
			MIN	TYP	MAX	
Output voltage	$I_o = 5$ mA to 1 A, $V_i = 14.5$ V to 27 V, $P_D \sim 15$ W	25°C	11.5	12	12.5	V
		0°C to 125°C	11.4		12.6	
Input voltage regulation	$V_i = 14.5$ V to 30 V	25°C	10		240	mV
	$V_i = 16$ V to 22 V		3		120	
Ripple rejection	$V_i = 15$ V to 25 V, $f = 120$ Hz	0°C to 125°C	55	71		dB
Output voltage regulation	$I_o = 5$ mA to 1.5 A	25°C	12		240	mV
	$I_o = 250$ mA to 750 mA		4		120	
Output resistance	$f = 1$ kHz	0°C to 125°C		0.018		~
Temperature coefficient of output voltage	$I_o = 5$ mA	0°C to 125°C		-1		mV/°C
Output noise voltage	$f = 10$ Hz to 100 kHz	25°C		75		V
Dropout voltage	$I_o = 1$ A	25°C		2		V
Bias current		25°C	4.3		8	mA
Bias current change	$V_i = 14.5$ V to 30 V	0°C to 125 °C			1	mA
	$I_o = 5$ mA to 1 A				0.5	
Short-circuit output current		25°C		350		mA
Peak output current		25°C		2.2		A

(1) Pulse-testing techniques maintain the junction temperature as close to the ambient temperature as possible. Thermal effects must be taken into account separately. All characteristics are measured with a 0.33-F capacitor across the input and a 0.1-F capacitor across the output.

uA780 5 Electrical Characteristicsat specified virtual junction temperature, $V_i = 10 V$, $I_o = 500 mA$ (unless otherwise noted)

PAR A METER	TEST CONDITIONS	T_J (1)	A780 5C			UNIT
			MIN	TYP	MAX	
Output voltage	$I_o = 5 mA$ to $1 A$, $V_i = 7 V$ to $20 V$, $P_D \sim 15 W$	25°C	4.8	5	5.2	V
		0°C to 125°C	4.75		5.25	
Input voltage regulation	$V_i = 7 V$ to $25 V$ $V_i = 8 V$ to $1.2 V$	25°C	3		100	mV
			1		50	
Ripple rejection	$V_i = 8 V$ to $1.2 V$, $f = 1.20$ Hz	0°C to 25 °C	62	78		dB
Output voltage regulation	$I_o = 5 mA$ to $1.5 A$ $I_o = 250 mA$ to $750 mA$	25°C	15		100	mV
			5		50	
Output resistance	$f = 1$ kHz	0°C to 125°C		0.017		~
Temperature coefficient of output voltage	$I_o = 5 mA$	0°C to 125°C		-1.1		mV/°C
Output noise voltage	$f = 10$ Hz to 100 kHz	25°C		40		V
Dropout voltage	$I_o = 1 A$	25 °C		2		V
Bias current		25 °C	4.2		8	mA
Bias current change	$V_i = 7 V$ to $25 V$ $I_o = 5 mA$ to $1 A$	0°C to 125 °C			1.3	mA
					0.5	
Short-circuit output current		25 °C		750		mA
Peak output current		25 °C		2.2		A

(1) Pulse-testing techniques maintain the junction temperature as close to the ambient temperature as possible. Thermal effects must be taken into account separately. All characteristics are measured with a 0.33-F capacitor across the input and a 0.1-F capacitor across the output.

uA780 8 Electrical Characteristics

PARAMETER	TEST CONDITIONS	T_J (1)	A780 8C			UNIT
			MIN	TYP	MAX	
Output voltage	$I_o = 5 mA$ to $1 A$, $V_i = 10.5 V$ to $23 V$, $P_D \sim 15 W$	25°C	7.7	8	8.3	V
		0°C to 125°C	7.6		8.4	
Input voltage regulation	$V_i = 10.5 V$ to $25 V$ $V_i = 11.1 V$ to $1.7 V$	25°C	6		160	mV
			2		80	
Ripple rejection	$V_i = 11.5 V$ to $21.5 V$, $f = 120$ Hz	0°C to 125°C	55	72		dB
Output voltage regulation	$I_o = 5 mA$ to $1.5 A$ $I_o = 250 mA$ to $750 mA$	25°C	12		160	mV
			4		80	
Output resistance	$f = 1$ kHz	0°C to 125°C		0.016		~
Temperature coefficient of output voltage	$I_o = 5 mA$	0°C to 125°C		-0.8		mV/°C
Output noise voltage	$f = 10$ Hz to 100 kHz	25°C		52		V
Dropout voltage	$I_o = 1 A$	25°C		2		V
Bias current		25°C	4.3		8	mA
Bias current change	$V_i = 10.5 V$ to $25 V$ $I_o = 5 mA$ to $1 A$	0°C to 125 °C			1	mA
					0.5	
Short-circuit output current		25°C		450		mA
Peak output current		25°C		2.2		A

(1) Pulse-testing techniques maintain the junction temperature as close to the ambient temperature as possible. Thermal effects must be taken into account separately. All characteristics are measured with a 0.33-F capacitor across the input and a 0.1-F capacitor across the output.

11.1.3 LMC6001 Aðgerðamagnari



LMC6001

November 4, 2009

Ultra Ultra-Low Input Current Amplifier

General Description

Featuring 100% tested input currents of 25 fA max., low operating power, and ESD protection of 2000V, the LMC6001 achieves a new industry benchmark for low input current operational amplifiers. By tightly controlling the molding compound, National is able to offer this ultra-low input current in a lower cost molded package.

To avoid long turn-on settling times common in other low input current opamps, the LMC6001A is tested 3 times in the first minute of operation. Even units that meet the 25 fA limit are rejected if they drift.

Because of the ultra-low input current noise of 0.13 fA/ $\sqrt{\text{Hz}}$, the LMC6001 can provide almost noiseless amplification of high resistance signal sources. Adding only 1 dB at 100 k Ω , 0.1 dB at 1 M Ω and 0.01 dB or less from 10 M Ω to 2,000 M Ω , the LMC6001 is an almost noiseless amplifier.

The LMC6001 is ideally suited for electrometer applications requiring ultra-low input leakage such as sensitive photodetection transimpedance amplifiers and sensor amplifiers. Since input referred noise is only 22 nV/ $\sqrt{\text{Hz}}$, the LMC6001 can achieve higher signal to noise ratio than JFET input type

electrometer amplifiers. Other applications of the LMC6001 include long interval integrators, ultra-high input impedance instrumentation amplifiers, and sensitive electrical-field measurement circuits.

Features

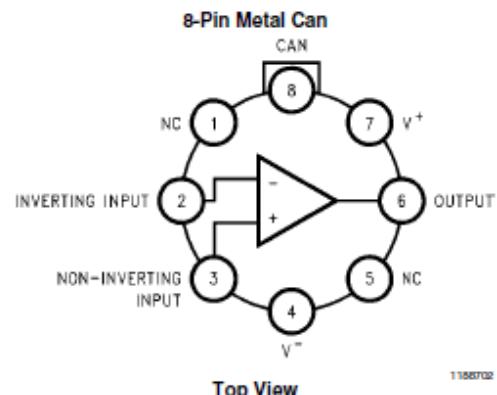
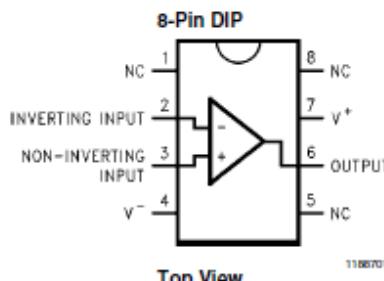
(Max limit, 25°C unless otherwise noted)

- Input current (100% tested): 25 fA
- Input current over temp.: 2 pA
- Low power: 750 μA
- Low V_{OS} : 350 μV
- Low noise: 22 nV/ $\sqrt{\text{Hz}}$ @1 kHz Typ.

Applications

- Electrometer amplifier
- Photodiode preamplifier
- Ion detector
- A.T.E. leakage testing

Connection Diagrams



Ordering Information

Package	Industrial Temperature Range -40°C to +85°C	NSC Package Drawing
8-Pin Molded DIP	LMC6001AIN, LMC6001BIN, LMC6001CIN	No8E
8-Pin Metal Can	LMC6001AIH, LMC6001BIH	Ho8C

LMC6001

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.	
Differential Input Voltage	\pm Supply Voltage
Voltage at Input/Output Pin	(V+) + 0.3V, (V-) - 0.3V
Supply Voltage (V+ - V-)	-0.3V to +16V
Output Short Circuit to V+	(Note 2, Note 10)
Output Short Circuit to V-	(Note 2)
Lead Temperature (Soldering, 10 Sec.)	260°C
Storage Temperature	-65°C to +150°C
Junction Temperature	150°C
Current at Input Pin	\pm 10 mA
Current at Output Pin	\pm 30 mA
Current at Power Supply Pin	40 mA
Power Dissipation	(Note 9)
ESD Tolerance (Note 9)	2 kV

Operating Ratings (Note 1)

Temperature Range	
LMC6001AI, LMC6001BI, LMC6001CI	
$-40^{\circ}\text{C} \leq T_j \leq +85^{\circ}\text{C}$	
Supply Voltage	$4.5\text{V} \leq V_+ \leq 15.5\text{V}$
Thermal Resistance (Note 11)	
θ_{JA} , N Package	100°C/W
θ_{JA} , H Package	145°C/W
θ_{JC} , H Package	45°C/W
Power Dissipation	(Note 8)

DC Electrical Characteristics

Limits in standard typeface guaranteed for $T_j = 25^{\circ}\text{C}$ and limits in **boldface** type apply at the temperature extremes. Unless otherwise specified, $V_+ = 5\text{V}$, $V_- = 0\text{V}$, $V_{CM} = 1.5\text{V}$, and $R_L > 1\text{M}$.

Symbol	Parameter	Conditions	Typical (Note 4)	Limits (Note 5)			Units
				LMC6001AI	LMC6001BI	LMC6001CI	
I_B	Input Current	Either Input, $V_{CM} = 0\text{V}$, $V_S = \pm 5\text{V}$	10	25 2000	100 4000	1000 4000	fA
I_{OS}	Input Offset Current		5	1000	2000	2000	
V_{OS}	Input Offset Voltage			0.35 1.0	1.0 1.7	1.0 2.0	mV
		$V_S = \pm 5\text{V}$, $V_{CM} = 0\text{V}$		0.7 1.35	1.35 2.0	1.35	
TCV_{OS}	Input Offset Voltage Drift		2.5	10	10		$\mu\text{V}/^{\circ}\text{C}$
R_{IN}	Input Resistance		>1				Tera Ω
CMRR	Common Mode Rejection Ratio	$0\text{V} \leq V_{CM} \leq 7.5\text{V}$ $V_+ = 10\text{V}$	83	75 72	72 68	66 63	dB min
+PSRR	Positive Power Supply Rejection Ratio	$5\text{V} \leq V_+ \leq 15\text{V}$	83	73 70	66 63	66 63	
-PSRR	Negative Power Supply Rejection Ratio	$0\text{V} \geq V_- \geq -10\text{V}$	94	80 77	74 71	74 71	
A_V	Large Signal Voltage Gain	Sourcing, $R_L = 2\text{k}\Omega$ (Note 6)	1400	400 300	300 200	300 200	V/mV min
		Sinking, $R_L = 2\text{k}\Omega$ (Note 6)	350	180 100	90 60	90 60	
V_{CM}	Input Common-Mode Voltage	$V_+ = 5\text{V}$ and 15V For CMRR $\geq 60\text{ dB}$	-0.4	-0.1 0	-0.1 0	-0.1 0	V max
			$V_+ = 1.9$	$V_+ = 2.3$ $V_+ = 2.5$	$V_+ = 2.3$ $V_+ = 2.5$	$V_+ = 2.3$ $V_+ = 2.5$	

Symbol	Parameter	Conditions	Typical (Note 4)	Limits (Note 5)			Units
				LMC6001AI	LMC6001BI	LMC6001CI	
V_O	Output Swing	$V^+ = 5V$ $R_L = 2\text{ k}\Omega$ to $2.5V$	4.87	4.80	4.75	4.75	V
			0.10	4.73	4.67	4.67	min
		$V^+ = 15V$ $R_L = 2\text{ k}\Omega$ to $7.5V$	14.63	14.50	14.37	14.37	V
				14.34	14.25	14.25	min
			0.26	0.35	0.44	0.44	V
				0.45	0.56	0.56	max
I_O	Output Current	Sourcing, $V^+ = 5V$, $V_O = 0V$	22	16	13	13	mA
				10	8	8	
		Sinking, $V^+ = 5V$, $V_O = 5V$	21	16	13	13	
				13	10	10	
		Sourcing, $V^+ = 15V$, $V_O = 0V$	30	28	23	23	
				22	18	18	
I_S	Supply Current	$V^+ = 5V$, $V_O = 1.5V$	450	750	750	750	μA
				900	900	900	
		$V^+ = 15V$, $V_O = 7.5V$	550	850	850	850	max
				950	950	950	

LMC6001

AC Electrical Characteristics							
Symbol	Parameter	Conditions	Typical (Note 4)	Limits (Note 5)			Units
				LM6001AI	LM6001BI	LM6001CI	
SR	Slew Rate	(Note 7)	1.5	0.8	0.8	0.8	V/ μ s min
GBW	Gain-Bandwidth Product		1.3				MHz
ϕf_m	Phase Margin		50				Deg
G_M	Gain Margin		17				dB
e_n	Input-Referred Voltage Noise	$F = 1\text{ kHz}$	22				nV/ $\sqrt{\text{Hz}}$
i_n	Input-Referred Current Noise	$F = 1\text{ kHz}$	0.13				fA/ $\sqrt{\text{Hz}}$
THD	Total Harmonic Distortion	$F = 10\text{ kHz}$, $A_V = -10$, $R_L = 100\text{ k}\Omega$, $V_O = 8\text{ V}_{pp}$	0.01				%

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional but do not guarantee specific performance limits. For guaranteed specifications and test conditions, see the Electrical Characteristics. The guaranteed specifications apply only for the test conditions listed.

Note 2: Applies to both single supply and split supply operation. Continuous short circuit operation at elevated ambient temperature can result in exceeding the maximum allowed junction temperature of 150°C . Output currents in excess of $\pm 30\text{ mA}$ over long term may adversely affect reliability.

Note 3: The maximum power dissipation is a function of $T_{J(max)}$, θ_{JA} , and T_A . The maximum allowable power dissipation at any ambient temperature is $P_D = (T_{J(max)} - T_A)/\theta_{JA}$.

Note 4: Typical values represent the most likely parametric norm.

Note 5: All limits are guaranteed by testing or statistical analysis.

Note 6: $V^+ = 15V$, $V_{CM} = 7.5V$ and R_L connected to $7.5V$. For Sourcing tests, $7.5V \leq V_O \leq 11.5V$. For Sinking tests, $2.5V \leq V_O \leq 7.5V$.

Note 7: $V^+ = 15V$. Connected as Voltage Follower with 10V step input. Limit specified is the lower of the positive and negative slew rates.

Note 8: For operating at elevated temperatures the device must be derated based on the thermal resistance θ_{JA} with $P_D = (T_J - T_A)/\theta_{JA}$.

Note 9: Human body model, $1.5\text{ k}\Omega$ in series with 100 pF .

Note 10: Do not connect the output to V^+ , when V^+ is greater than 13V or reliability will be adversely affected.

Note 11: All numbers apply for packages soldered directly into a printed circuit board.

11.1.4 dSPIC30F2012



dsPIC30F2011/2012/3012/3013
Data Sheet

High-Performance,
16-bit Digital Signal Controllers



MICROCHIP

dsPIC30F2011/2012/3012/3013

High-Performance, 16-bit Digital Signal Controllers

Note: This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the "dsPIC30F Family Reference Manual" (DS70046). For more information on the device instruction set and programming, refer to the "16-bit MCU and DSC Programmer's Reference Manual" (DS70157).

High-Performance Modified RISC CPU:

- Modified Harvard architecture
- C compiler optimized instruction set architecture
- Flexible addressing modes
- 83 base instructions
- 24-bit wide instructions, 16-bit wide data path
- Up to 24 Kbytes on-chip Flash program space
- Up to 2 Kbytes of on-chip data RAM
- Up to 1 Kbytes of nonvolatile data EEPROM
- 16 x 16-bit working register array
- Up to 30 MIPS operation:
 - DC to 40 MHz external clock input
 - 4 MHz - 10 MHz oscillator input with PLL active (4x, 8x, 16x)
- Up to 21 interrupt sources:
 - 8 user-selectable priority levels
 - 3 external interrupt sources
 - 4 processor trap sources

DSP Features:

- Dual data fetch
- Modulo and Bit-Reversed modes
- Two 40-bit wide accumulators with optional saturation logic
- 17-bit x 17-bit single-cycle hardware fractional/integer multiplier
- All DSP instructions are single cycle
 - Multiply-Accumulate (MAC) operation
- Single-cycle ± 16 shift

Peripheral Features:

- High-current sink/source I/O pins: 25 mA/25 mA
- Three 16-bit timers/counters; optionally pair up 16-bit timers into 32-bit timer modules
- 16-bit Capture input functions
- 16-bit Compare/PWM output functions
- 3-wire SPI modules (supports four Frame modes)
- I²C™ module supports Multi-Master/Slave mode and 7-bit/10-bit addressing
- Up to two addressable UART modules with FIFO buffers

Analog Features:

- 12-bit Analog-to-Digital Converter (ADC) with:
 - 200 kspS conversion rate
 - Up to 10 input channels
 - Conversion available during Sleep and Idle
- Programmable Low-Voltage Detection (PLVD)
- Programmable Brown-out Reset

Special Microcontroller Features:

- Enhanced Flash program memory:
 - 10,000 erase/write cycle (min.) for industrial temperature range, 100K (typical)
- Data EEPROM memory:
 - 100,000 erase/write cycle (min.) for industrial temperature range, 1M (typical)
- Self-reprogrammable under software control
- Power-on Reset (POR), Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Flexible Watchdog Timer (WDT) with on-chip low-power RC oscillator for reliable operation
- Fail-Safe Clock Monitor operation:
 - Detects clock failure and switches to on-chip low-power RC oscillator
- Programmable code protection
- In-Circuit Serial Programming™ (ICSP™)
- Selectable Power Management modes:
 - Sleep, Idle and Alternate Clock modes

CMOS Technology:

- Low-power, high-speed Flash technology
- Wide operating voltage range (2.5V to 5.5V)
- Industrial and Extended temperature ranges
- Low-power consumption

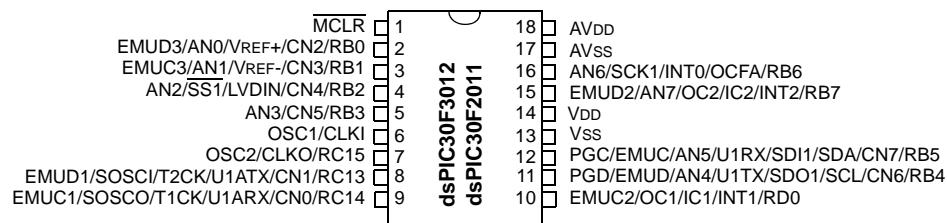
dsPIC30F2011/2012/3012/3013

dsPIC30F2011/2012/3012/3013 Sensor Family

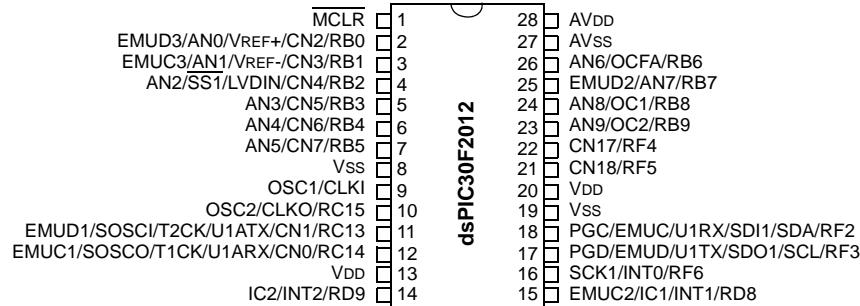
Device	Pins	Program Memory		SRAM Bytes	EEPROM Bytes	Timer 16-bit	Input Cap	Output Comp/Std PWM	A/D 12-bit 200 Ksps	UART	SPI	I ² C TM
		Bytes	Instructions									
dsPIC30F2011	18	12K	4K	1024	—	3	2	2	8 ch	1	1	1
dsPIC30F3012	18	24K	8K	2048	1024	3	2	2	8 ch	1	1	1
dsPIC30F2012	28	12K	4K	1024	—	3	2	2	10 ch	1	1	1
dsPIC30F3013	28	24K	8K	2048	1024	3	2	2	10 ch	2	1	1

Pin Diagrams

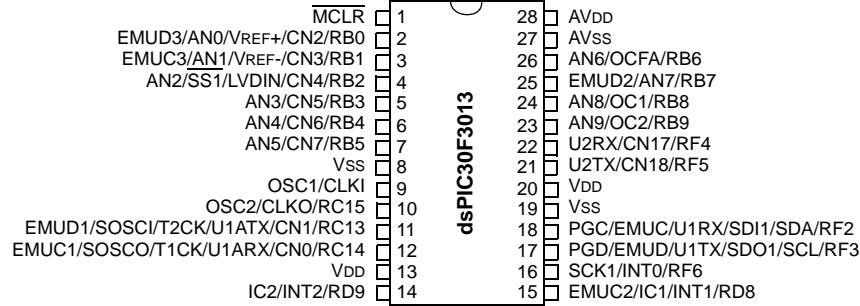
18-Pin PDIP and SOIC



28-Pin PDIP and SOIC

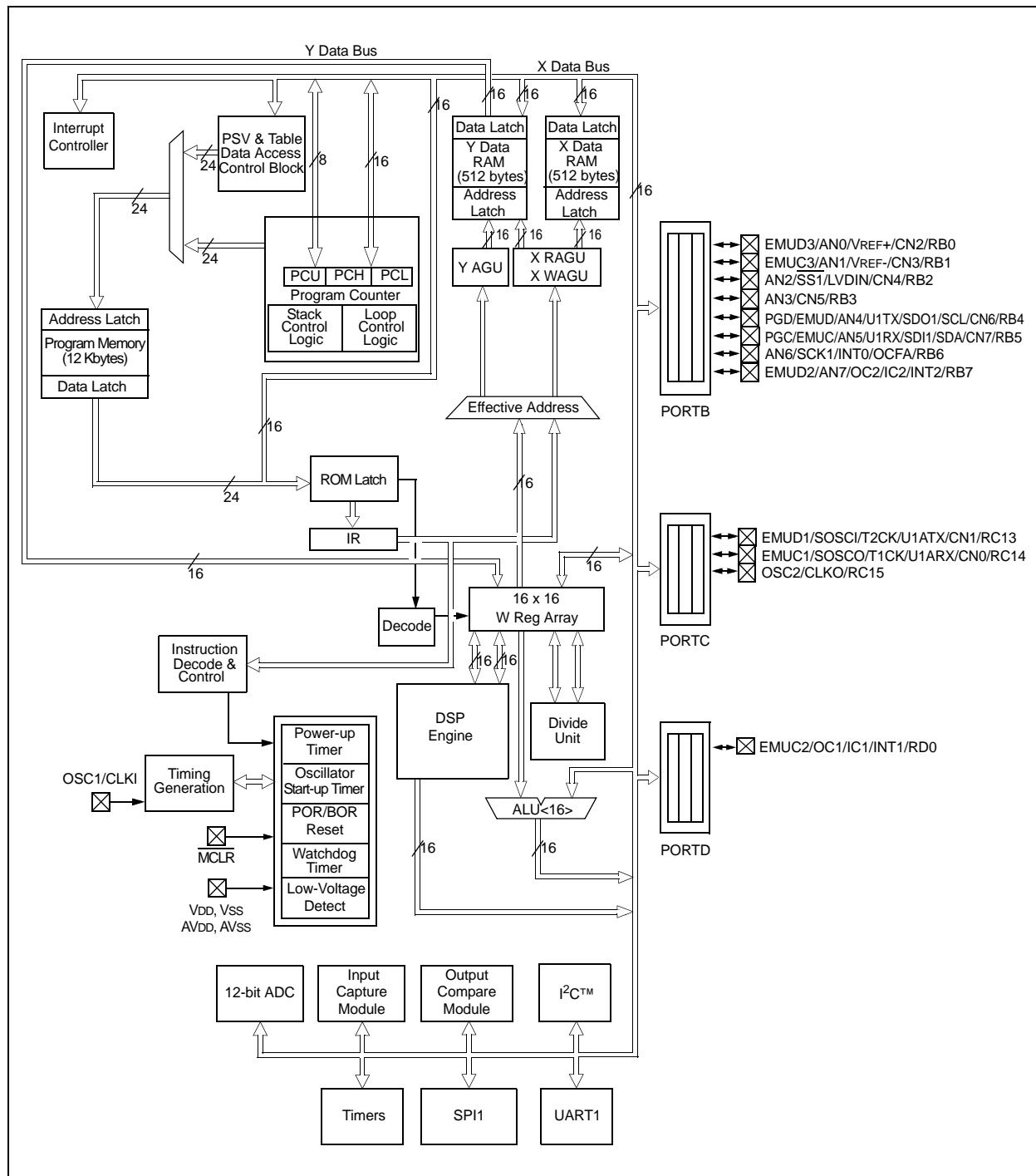


28-Pin SPDIP and SOIC



dsPIC30F2011/2012/3012/3013

FIGURE 1-1: dsPIC30F2011 BLOCK DIAGRAM



dsPIC30F2011/2012/3012/3013

Table 1-1 provides a brief description of device I/O pinouts and the functions that may be multiplexed to a port pin. Multiple functions may exist on one port pin. When multiplexing occurs, the peripheral module's functional requirements may force an override of the data direction of the port pin.

TABLE 1-1: PINOUT I/O DESCRIPTIONS

Pin Name	Pin Type	Buffer Type	Description
AN0 - AN9	I	Analog	Analog input channels.
AVDD	P	P	Positive supply for analog module. This pin must be connected at all times.
AVss	P	P	Ground reference for analog module. This pin must be connected at all times.
CLKI CLKO	I O	ST/CMOS —	External clock source input. Always associated with OSC1 pin function. Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. Optionally functions as CLKO in RC and EC modes. Always associated with OSC2 pin function.
CN0 - CN7	I	ST	Input change notification inputs. Can be software programmed for internal weak pull-ups on all inputs.
EMUD	I/O	ST	ICD Primary Communication Channel data input/output pin.
EMUC	I/O	ST	ICD Primary Communication Channel clock input/output pin.
EMUD1	I/O	ST	ICD Secondary Communication Channel data input/output pin.
EMUC1	I/O	ST	ICD Secondary Communication Channel clock input/output pin.
EMUD2	I/O	ST	ICD Tertiary Communication Channel data input/output pin.
EMUC2	I/O	ST	ICD Tertiary Communication Channel clock input/output pin.
EMUD3	I/O	ST	ICD Quaternary Communication Channel data input/output pin.
EMUC3	I/O	ST	ICD Quaternary Communication Channel clock input/output pin.
IC1 - IC2	I	ST	Capture inputs 1 through 2.
INT0	I	ST	External interrupt 0.
INT1	I	ST	External interrupt 1.
INT2	I	ST	External interrupt 2.
LVDDIN	I	Analog	Low-Voltage Detect Reference Voltage Input pin.
MCLR	I/P	ST	Master Clear (Reset) input or programming voltage input. This pin is an active-low Reset to the device.
OC1-OC2 OCFA	O I	— ST	Compare outputs 1 through 2. Compare Fault A input.
OSC1	I	ST/CMOS	Oscillator crystal input. ST buffer when configured in RC mode; CMOS otherwise.
OSC2	I/O	—	Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. Optionally functions as CLKO in RC and EC modes.
PGD PGC	I/O I	ST ST	In-Circuit Serial Programming™ data input/output pin. In-Circuit Serial Programming clock input pin.
RB0 - RB9	I/O	ST	PORTB is a bidirectional I/O port.
RC13 - RC15	I/O	ST	PORTC is a bidirectional I/O port.
RD0, RD8-RD9	I/O	ST	PORTD is a bidirectional I/O port.
RF2 - RF5	I/O	ST	PORTF is a bidirectional I/O port.
SCK1 SDI1 SDO1 SS1	I/O I O I	ST ST — ST	Synchronous serial clock input/output for SPI1. SPI1 Data In. SPI1 Data Out. SPI1 Slave Synchronization.

Legend: CMOS = CMOS compatible input or output Analog = Analog input
ST = Schmitt Trigger input with CMOS levels O = Output
I = Input P = Power

dsPIC30F2011/2012/3012/3013

TABLE 1-1: PINOUT I/O DESCRIPTIONS (CONTINUED)

Pin Name	Pin Type	Buffer Type	Description
SCL SDA	I/O I/O	ST ST	Synchronous serial clock input/output for I ² C TM . Synchronous serial data input/output for I ² C.
SOSCO SOSCI	O I	— ST/CMOS	32 kHz low-power oscillator crystal output. 32 kHz low-power oscillator crystal input. ST buffer when configured in RC mode; CMOS otherwise.
T1CK T2CK	I I	ST ST	Timer1 external clock input. Timer2 external clock input.
U1RX U1TX U1ARX U1ATX U2RX U2TX	I O I O I O	ST — ST — ST —	UART1 Receive. UART1 Transmit. UART1 Alternate Receive. UART1 Alternate Transmit. UART2 Receive. UART2 Transmit.
VDD	P	—	Positive supply for logic and I/O pins.
VSS	P	—	Ground reference for logic and I/O pins.
VREF+	I	Analog	Analog Voltage Reference (High) input.
VREF-	I	Analog	Analog Voltage Reference (Low) input.

Legend: CMOS = CMOS compatible input or output Analog = Analog input
 ST = Schmitt Trigger input with CMOS levels O = Output
 I = Input P = Power

14.0 I²C™ MODULE

Note: This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the “dsPIC30F Family Reference Manual” (DS70046).

The Inter-Integrated Circuit (I²C™) module provides complete hardware support for both Slave and Multi-Master modes of the I²C serial communication standard, with a 16-bit interface.

This module offers the following key features:

- I²C interface supporting both master and slave operation.
- I²C Slave mode supports 7-bit and 10-bit addressing.
- I²C Master mode supports 7-bit and 10-bit addressing.
- I²C port allows bidirectional transfers between master and slaves.
- Serial clock synchronization for I²C port can be used as a handshake mechanism to suspend and resume serial transfer (SCLREL control).
- I²C supports multi-master operation; detects bus collision and will arbitrate accordingly.

14.1 Operating Function Description

The hardware fully implements all the master and slave functions of the I²C Standard and Fast mode specifications, as well as 7 and 10-bit addressing.

Thus, the I²C module can operate either as a slave or a master on an I²C bus.

14.1.1 VARIOUS I²C MODES

The following types of I²C operation are supported:

- I²C slave operation with 7-bit addressing
- I²C slave operation with 10-bit addressing
- I²C master operation with 7-bit or 10-bit addressing

See the I²C programmer's model ([Figure 14-1](#)).

14.1.2 PIN CONFIGURATION IN I²C MODE

I²C has a 2-pin interface; the SCL pin is clock and the SDA pin is data.

14.1.3 I²C REGISTERS

I2CCON and I2CSTAT are control and status registers, respectively. The I2CCON register is readable and writable. The lower 6 bits of I2CSTAT are read-only. The remaining bits of the I2CSTAT are read/write.

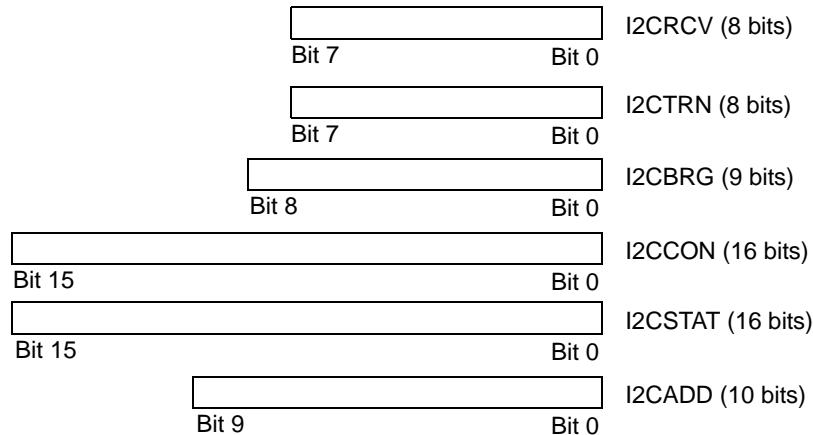
I2CRSR is the shift register used for shifting data, whereas I2CRCV is the buffer register to which data bytes are written, or from which data bytes are read. I2CRCV is the receive buffer as shown in [Figure 14-1](#). I2CTRN is the transmit register to which bytes are written during a transmit operation, as shown in [Figure 14-2](#).

The I2CADD register holds the slave address. A Status bit, ADD10, indicates 10-bit Address mode. The I2CBRG acts as the Baud Rate Generator reload value.

In receive operations, I2CRSR and I2CRCV together form a double-buffered receiver. When I2CRSR receives a complete byte, it is transferred to I2CRCV and an interrupt pulse is generated. During transmission, the I2CTRN is not double-buffered.

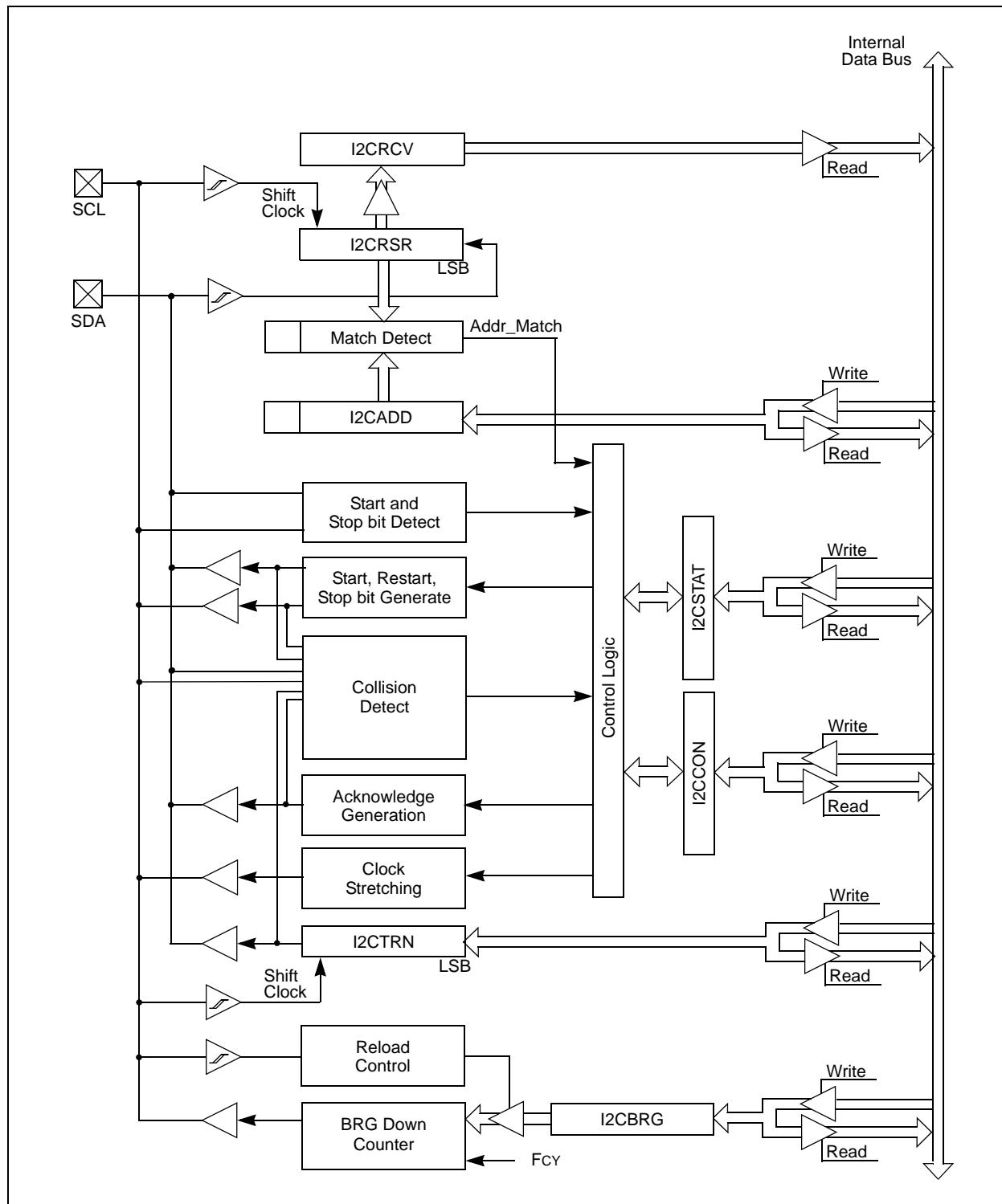
Note: Following a Restart condition in 10-bit mode, the user only needs to match the first 7-bit address.

FIGURE 14-1: PROGRAMMER'S MODEL



dsPIC30F2011/2012/3012/3013

FIGURE 14-2: I²C™ BLOCK DIAGRAM



14.2 I²C Module Addresses

The I2CADD register contains the Slave mode addresses. The register is a 10-bit register.

If the A10M bit (I2CCON<10>) is '0', the address is interpreted by the module as a 7-bit address. When an address is received, it is compared to the 7 LSb of the I2CADD register.

If the A10M bit is '1', the address is assumed to be a 10-bit address. When an address is received, it will be compared with the binary value '11110 A9 A8' (where A9 and A8 are two Most Significant bits of I2CADD). If that value matches, the next address will be compared with the Least Significant 8 bits of I2CADD, as specified in the 10-bit addressing protocol.

The 7-bit I²C Slave Addresses supported by the dsPIC30F are shown in [Table 14-1](#).

TABLE 14-1: 7-BIT I²C™ SLAVE ADDRESSES

0x00	General call address or start byte
0x01-0x03	Reserved
0x04-0x07	Hs-mode Master codes
0x04-0x77	Valid 7-bit addresses
0x78-0x7b	Valid 10-bit addresses (lower 7 bits)
0x7c-0x7f	Reserved

14.3 I²C 7-bit Slave Mode Operation

Once enabled (I2CEN = 1), the slave module will wait for a Start bit to occur (i.e., the I²C module is 'Idle'). Following the detection of a Start bit, 8 bits are shifted into I2CRSR and the address is compared against I2CADD. In 7-bit mode (A10M = 0), bits I2CADD<6:0> are compared against I2CRSR<7:1> and I2CRSR<0> is the R_W bit. All incoming bits are sampled on the rising edge of SCL.

If an address match occurs, an acknowledgement will be sent, and the slave event interrupt flag (SI2CIF) is set on the falling edge of the ninth (ACK) bit. The address match does not affect the contents of the I2CRCV buffer or the RBF bit.

14.3.1 SLAVE TRANSMISSION

If the R_W bit received is a '1', then the serial port will go into Transmit mode. It will send ACK on the ninth bit and then hold SCL to '0' until the CPU responds by writing to I2CTRN. SCL is released by setting the SCLREL bit, and 8 bits of data are shifted out. Data bits are shifted out on the falling edge of SCL, such that SDA is valid during SCL high. The interrupt pulse is sent on the falling edge of the ninth clock pulse, regardless of the status of the ACK received from the master.

14.3.2 SLAVE RECEPTION

If the R_W bit received is a '0' during an address match, then Receive mode is initiated. Incoming bits are sampled on the rising edge of SCL. After 8 bits are received, if I2CRCV is not full or I2COV is not set, I2CRSR is transferred to I2CRCV. ACK is sent on the ninth clock.

If the RBF flag is set, indicating that I2CRCV is still holding data from a previous operation (RBF = 1), then ACK is not sent; however, the interrupt pulse is generated. In the case of an overflow, the contents of the I2CRSR are not loaded into the I2CRCV.

Note: The I2CRCV will be loaded if the I2COV bit = 1 and the RBF flag = 0. In this case, a read of the I2CRCV was performed but the user did not clear the state of the I2COV bit before the next receive occurred. The acknowledgement is not sent (ACK = 1) and the I2CRCV is updated.

14.4 I²C 10-bit Slave Mode Operation

In 10-bit mode, the basic receive and transmit operations are the same as in the 7-bit mode. However, the criteria for address match is more complex.

The I²C specification dictates that a slave must be addressed for a write operation with two address bytes following a Start bit.

The A10M bit is a control bit that signifies that the address in I2CADD is a 10-bit address rather than a 7-bit address. The address detection protocol for the first byte of a message address is identical for 7-bit and 10-bit messages, but the bits being compared are different.

I2CADD holds the entire 10-bit address. Upon receiving an address following a Start bit, I2CRSR<7:3> is compared against a literal '11110' (the default 10-bit address) and I2CRSR<2:1> are compared against I2CADD<9:8>. If a match occurs and if R_W = 0, the interrupt pulse is sent. The ADD10 bit will be cleared to indicate a partial address match. If a match fails or R_W = 1, the ADD10 bit is cleared and the module returns to the Idle state.

The low byte of the address is then received and compared with I2CADD<7:0>. If an address match occurs, the interrupt pulse is generated and the ADD10 bit is set, indicating a complete 10-bit address match. If an address match did not occur, the ADD10 bit is cleared and the module returns to the Idle state.

14.4.1 10-BIT MODE SLAVE TRANSMISSION

Once a slave is addressed in this fashion with the full 10-bit address (we will refer to this state as "PRIOR_ADDR_MATCH"), the master can begin sending data bytes for a slave reception operation.

14.4.2 10-BIT MODE SLAVE RECEPTION

Once addressed, the master can generate a Repeated Start, reset the high byte of the address and set the R_W bit without generating a Stop bit, thus initiating a slave transmit operation.

14.5 Automatic Clock Stretch

In the Slave modes, the module can synchronize buffer reads and write to the master device by clock stretching.

14.5.1 TRANSMIT CLOCK STRETCHING

Both 10-bit and 7-bit Transmit modes implement clock stretching by asserting the SCLREL bit after the falling edge of the ninth clock, if the TBF bit is cleared, indicating the buffer is empty.

In Slave Transmit modes, clock stretching is always performed irrespective of the STREN bit.

Clock synchronization takes place following the ninth clock of the transmit sequence. If the device samples an ACK on the falling edge of the ninth clock and if the TBF bit is still clear, then the SCLREL bit is automatically cleared. The SCLREL being cleared to '0' will assert the SCL line low. The user's ISR must set the SCLREL bit before transmission is allowed to continue. By holding the SCL line low, the user has time to service the ISR and load the contents of the I2CTRN before the master device can initiate another transmit sequence.

Note 1: If the user loads the contents of I2CTRN, setting the TBF bit before the falling edge of the ninth clock, the SCLREL bit will not be cleared and clock stretching will not occur.

2: The SCLREL bit can be set in software, regardless of the state of the TBF bit.

14.5.2 RECEIVE CLOCK STRETCHING

The STREN bit in the I2CCON register can be used to enable clock stretching in Slave Receive mode. When the STREN bit is set, the SCL pin will be held low at the end of each data receive sequence.

14.5.3 CLOCK STRETCHING DURING 7-BIT ADDRESSING (STREN = 1)

When the STREN bit is set in Slave Receive mode, the SCL line is held low when the buffer register is full. The method for stretching the SCL output is the same for both 7 and 10-bit addressing modes.

Clock stretching takes place following the ninth clock of the receive sequence. On the falling edge of the ninth clock at the end of the ACK sequence, if the RBF bit is set, the SCLREL bit is automatically cleared, forcing the SCL output to be held low. The user's ISR must set the SCLREL bit before reception is allowed to continue. By holding the SCL line low, the user has time to service the ISR and read the contents of the I2CRCV before the master device can initiate another receive sequence. This will prevent buffer overruns from occurring.

Note 1: If the user reads the contents of the I2CRCV, clearing the RBF bit before the falling edge of the ninth clock, the SCLREL bit will not be cleared and clock stretching will not occur.

2: The SCLREL bit can be set in software regardless of the state of the RBF bit. The user should be careful to clear the RBF bit in the ISR before the next receive sequence in order to prevent an overflow condition.

14.5.4 CLOCK STRETCHING DURING 10-BIT ADDRESSING (STREN = 1)

Clock stretching takes place automatically during the addressing sequence. Because this module has a register for the entire address, it is not necessary for the protocol to wait for the address to be updated.

After the address phase is complete, clock stretching will occur on each data receive or transmit sequence as was described earlier.

14.6 Software Controlled Clock Stretching (STREN = 1)

When the STREN bit is '1', the SCLREL bit may be cleared by software to allow software to control the clock stretching. The logic will synchronize writes to the SCLREL bit with the SCL clock. Clearing the SCLREL bit will not assert the SCL output until the module detects a falling edge on the SCL output and SCL is sampled low. If the SCLREL bit is cleared by the user while the SCL line has been sampled low, the SCL output will be asserted (held low). The SCL output will remain low until the SCLREL bit is set, and all other devices on the I²C bus have de-asserted SCL. This ensures that a write to the SCLREL bit will not violate the minimum high time requirement for SCL.

If the STREN bit is '0', a software write to the SCLREL bit will be disregarded and have no effect on the SCLREL bit.

14.7 Interrupts

The I²C module generates two interrupt flags, MI2CIF (I²C Master Interrupt Flag) and SI2CIF (I²C Slave Interrupt Flag). The MI2CIF interrupt flag is activated on completion of a master message event. The SI2CIF interrupt flag is activated on detection of a message directed to the slave.

14.8 Slope Control

The I²C standard requires slope control on the SDA and SCL signals for Fast mode (400 kHz). The control bit, DISSLW, enables the user to disable slew rate control if desired. It is necessary to disable the slew rate control for 1 MHz mode.

14.9 IPMI Support

The control bit, IPMIEN, enables the module to support Intelligent Peripheral Management Interface (IPMI). When this bit is set, the module accepts and acts upon all addresses.

14.10 General Call Address Support

The general call address can address all devices. When this address is used, all devices should, in theory, respond with an acknowledgement.

The general call address is one of eight addresses reserved for specific purposes by the I²C protocol. It consists of all '0's with R_W = 0.

The general call address is recognized when the General Call Enable (GCEN) bit is set (I2CCON<7> = 1). Following a Start bit detection, 8 bits are shifted into I2CRSR and the address is compared with I2CADD, and is also compared with the general call address which is fixed in hardware.

If a general call address match occurs, the I2CRSR is transferred to the I2CRCV after the eighth clock, the RBF flag is set and on the falling edge of the ninth bit (ACK bit), the master event interrupt flag (MI2CIF) is set.

When the interrupt is serviced, the source for the interrupt can be checked by reading the contents of the I2CRCV to determine if the address was device specific or a general call address.

14.11 I²C Master Support

As a master device, six operations are supported:

- Assert a Start condition on SDA and SCL.
- Assert a Restart condition on SDA and SCL.
- Write to the I2CTRN register initiating transmission of data/address.
- Generate a Stop condition on SDA and SCL.
- Configure the I²C port to receive data.
- Generate an ACK condition at the end of a received byte of data.

14.12 I²C Master Operation

The master device generates all of the serial clock pulses and the Start and Stop conditions. A transfer is ended with a Stop condition or with a Repeated Start condition. Since the Repeated Start condition is also the beginning of the next serial transfer, the I²C bus will not be released.

In Master Transmitter mode, serial data is output through SDA, while SCL outputs the serial clock. The first byte transmitted contains the slave address of the receiving device (7 bits) and the data direction bit. In this case, the data direction bit (R_W) is logic '0'. Serial data is transmitted 8 bits at a time. After each byte is transmitted, an ACK bit is received. Start and Stop conditions are output to indicate the beginning and the end of a serial transfer.

In Master Receive mode, the first byte transmitted contains the slave address of the transmitting device (7 bits) and the data direction bit. In this case, the data direction bit (R_W) is logic '1'. Thus, the first byte transmitted is a 7-bit slave address, followed by a '1' to indicate receive bit. Serial data is received via SDA while SCL outputs the serial clock. Serial data is received 8 bits at a time. After each byte is received, an ACK bit is transmitted. Start and Stop conditions indicate the beginning and end of transmission.

14.12.1 I²C MASTER TRANSMISSION

Transmission of a data byte, a 7-bit address, or the second half of a 10-bit address, is accomplished by simply writing a value to I2CTRN register. The user should only write to I2CTRN when the module is in a WAIT state. This action will set the Buffer Full Flag (TBF) and allow the Baud Rate Generator to begin counting and start the next transmission. Each bit of address/data will be shifted out onto the SDA pin after the falling edge of SCL is asserted. The Transmit Status Flag, TRSTAT (I2CSTAT<14>), indicates that a master transmit is in progress.

14.12.2 I²C MASTER RECEPTION

Master mode reception is enabled by programming the Receive Enable bit, RCEN (I2CCON<3>). The I²C module must be Idle before the RCEN bit is set, otherwise the RCEN bit will be disregarded. The Baud Rate Generator begins counting and on each rollover, the state of the SCL pin ACK and data are shifted into the I2CRSR on the rising edge of each clock.

14.12.3 BAUD RATE GENERATOR

In I²C Master mode, the reload value for the BRG is located in the I2CBRG register. When the BRG is loaded with this value, the BRG counts down to '0' and stops until another reload has taken place. If clock arbitration is taking place, for instance, the BRG is reloaded when the SCL pin is sampled high.

As per the I²C standard, FSCK may be 100 kHz or 400 kHz. However, the user can specify any baud rate up to 1 MHz. I2CBRG values of '0' or '1' are illegal.

EQUATION 14-1: SERIAL CLOCK RATE

$$I2CBRG = \left(\frac{FCY}{FSCL} - \frac{FCY}{I,III,III} \right) - 1$$

14.12.4 CLOCK ARBITRATION

Clock arbitration occurs when the master de-asserts the SCL pin (SCL allowed to float high) during any receive, transmit, or Restart/Stop condition. When the SCL pin is allowed to float high, the Baud Rate Generator (BRG) is suspended from counting until the SCL pin is actually sampled high. When the SCL pin is sampled high, the Baud Rate Generator is reloaded with the contents of I2CBRG and begins counting. This ensures that the SCL high time will always be at least one BRG rollover count in the event that the clock is held low by an external device.

14.12.5 MULTI-MASTER COMMUNICATION, BUS COLLISION, AND BUS ARBITRATION

Multi-master operation support is achieved by bus arbitration. When the master outputs address/data bits onto the SDA pin, arbitration takes place when the master outputs a '1' on SDA by letting SDA float high while another master asserts a '0'. When the SCL pin floats high, data should be stable. If the expected data on SDA is a '1' and the data sampled on the SDA pin = 0, then a bus collision has taken place. The master will set the MI2CIF pulse and reset the master portion of the I²C port to its Idle state.

If a transmit was in progress when the bus collision occurred, the transmission is halted, the TBF flag is cleared, the SDA and SCL lines are de-asserted and a value can now be written to I2CTRN. When the user services the I²C master event Interrupt Service Routine, if the I²C bus is free (i.e., the P bit is set), the user can resume communication by asserting a Start condition.

If a Start, Restart, Stop or Acknowledge condition was in progress when the bus collision occurred, the condition is aborted, the SDA and SCL lines are de-asserted, and the respective control bits in the I2CCON register are cleared to '0'. When the user services the bus collision Interrupt Service Routine, and if the I²C bus is free, the user can resume communication by asserting a Start condition.

The master will continue to monitor the SDA and SCL pins, and if a Stop condition occurs, the MI2CIF bit will be set.

A write to the I2CTRN will start the transmission of data at the first data bit regardless of where the transmitter left off when bus collision occurred.

In a multi-master environment, the interrupt generation on the detection of Start and Stop conditions allows the determination of when the bus is free. Control of the I²C bus can be taken when the P bit is set in the I2CSTAT register, or the bus is Idle and the S and P bits are cleared.

14.13 I²C MODULE OPERATION DURING CPU SLEEP AND IDLE MODES

14.13.1 I²C OPERATION DURING CPU SLEEP MODE

When the device enters Sleep mode, all clock sources to the module are shut down and stay at logic '0'. If Sleep occurs in the middle of a transmission and the state machine is partially into a transmission as the clocks stop, then the transmission is aborted. Similarly, if Sleep occurs in the middle of a reception, then the reception is aborted.

14.13.2 I²C OPERATION DURING CPU IDLE MODE

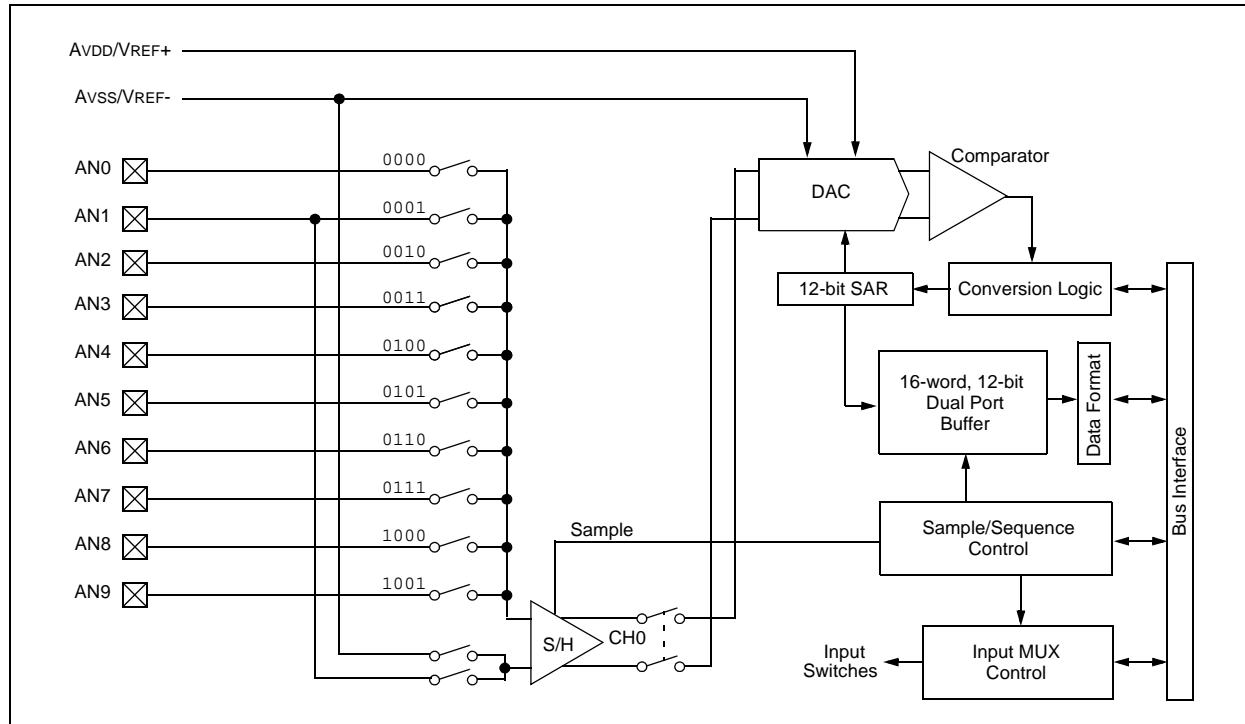
For the I²C, the I2CSIDL bit selects if the module will stop on Idle or continue on Idle. If I2CSIDL = 0, the module will continue operation on assertion of the Idle mode. If I2CSIDL = 1, the module will stop on Idle.

16.0 12-BIT ANALOG-TO-DIGITAL CONVERTER (ADC) MODULE

Note: This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the "dsPIC30F Family Reference Manual" (DS70046).

The 12-bit Analog-to-Digital Converter allows conversion of an analog input signal to a 12-bit digital number. This module is based on a Successive Approximation Register (SAR) architecture and provides a maximum sampling rate of 200 ksps. The ADC module has up to 10 analog inputs which are multiplexed into a sample and hold amplifier. The output of the sample and hold is the input into the converter which generates the result. The analog reference voltage is software selectable to either the device supply voltage (AVDD/AVss) or the voltage level on the (VREF+/VREF-) pin. The ADC has a unique feature of being able to operate while the device is in Sleep mode with RC oscillator selection.

FIGURE 16-1: 12-BIT ADC FUNCTIONAL BLOCK DIAGRAM



The ADC module has six 16-bit registers:

- A/D Control Register 1 (ADCON1)
- A/D Control Register 2 (ADCON2)
- A/D Control Register 3 (ADCON3)
- A/D Input Select Register (ADCHS)
- A/D Port Configuration Register (ADPCFG)
- A/D Input Scan Selection Register (ADCSSL)

The ADCON1, ADCON2 and ADCON3 registers control the operation of the ADC module. The ADCHS register selects the input channels to be converted. The ADPCFG register configures the port pins as analog inputs or as digital I/O. The ADCSSL register selects inputs for scanning.

Note: The SSRC<2:0>, ASAM, SMP<3:0>, BUFM and ALTS bits, as well as the ADCON3 and ADCSSL registers, must not be written to while ADON = 1. This would lead to indeterminate results.

The block diagram of the 12-bit ADC module is shown in [Figure 16-1](#).

16.1 A/D Result Buffer

The module contains a 16-word dual port read-only buffer, called ADCBUF0...ADCBUFF, to buffer the A/D results. The RAM is 12 bits wide but the data obtained is represented in one of four different 16-bit data formats. The contents of the sixteen A/D Conversion Result Buffer registers, ADCBUF0 through ADCBUFF, cannot be written by user software.

16.2 Conversion Operation

After the ADC module has been configured, the sample acquisition is started by setting the SAMP bit. Various sources, such as a programmable bit, timer time-outs and external events, will terminate acquisition and start a conversion. When the A/D conversion is complete, the result is loaded into ADCBUF0...ADCBUFF, and the DONE bit and the A/D interrupt flag, ADIF, are set after the number of samples specified by the SMPI bit. The ADC module can be configured for different interrupt rates as described in [Section 16.3 “Selecting the Conversion Sequence”](#).

The following steps should be followed for doing an A/D conversion:

1. Configure the ADC module:
 - Configure analog pins, voltage reference and digital I/O
 - Select A/D input channels
 - Select A/D conversion clock
 - Select A/D conversion trigger
 - Turn on ADC module
2. Configure A/D interrupt (if required):
 - Clear ADIF bit
 - Select A/D interrupt priority
3. Start sampling
4. Wait the required acquisition time
5. Trigger acquisition end, start conversion
6. Wait for A/D conversion to complete, by either:
 - Waiting for the A/D interrupt, or
 - Waiting for the DONE bit to get set
7. Read A/D result buffer; clear ADIF if required

16.3 Selecting the Conversion Sequence

Several groups of control bits select the sequence in which the A/D connects inputs to the sample/hold channel, converts a channel, writes the buffer memory and generates interrupts.

The sequence is controlled by the sampling clocks.

The SMPI bits select the number of acquisition/conversion sequences that would be performed before an interrupt occurs. This can vary from 1 sample per interrupt to 16 samples per interrupt.

The BUFM bit will split the 16-word results buffer into two 8-word groups. Writing to the 8-word buffers will be alternated on each interrupt event.

Use of the BUFM bit will depend on how much time is available for the moving of the buffers after the interrupt.

If the processor can quickly unload a full buffer within the time it takes to acquire and convert one channel, the BUFM bit can be ‘0’ and up to 16 conversions (corresponding to the 16 input channels) may be done per interrupt. The processor will have one acquisition and conversion time to move the sixteen conversions.

If the processor cannot unload the buffer within the acquisition and conversion time, the BUFM bit should be ‘1’. For example, if SMPI<3:0> (ADCON2<5:2>) = 0111, then eight conversions will be loaded into 1/2 of the buffer, following which an interrupt occurs. The next eight conversions will be loaded into the other 1/2 of the buffer. The processor will have the entire time between interrupts to move the eight conversions.

The ALTS bit can be used to alternate the inputs selected during the sampling sequence. The input multiplexer has two sets of sample inputs: MUX A and MUX B. If the ALTS bit is ‘0’, only the MUX A inputs are selected for sampling. If the ALTS bit is ‘1’ and SMPI<3:0> = 0000 on the first sample/convert sequence, the MUX A inputs are selected and on the next acquire/convert sequence, the MUX B inputs are selected.

The CSCNA bit (ADCON2<10>) will allow the multiplexer input to be alternately scanned across a selected number of analog inputs for the MUX A group. The inputs are selected by the ADCSSL register. If a particular bit in the ADCSSL register is ‘1’, the corresponding input is selected. The inputs are always scanned from lower to higher numbered inputs, starting after each interrupt. If the number of inputs selected is greater than the number of samples taken per interrupt, the higher numbered inputs are unused.

16.4 Programming the Start of Conversion Trigger

The conversion trigger will terminate acquisition and start the requested conversions.

The SSRC<2:0> bits select the source of the conversion trigger. The SSRC bits provide for up to four alternate sources of conversion trigger.

When SSRC<2:0> = 000, the conversion trigger is under software control. Clearing the SAMP bit will cause the conversion trigger.

When SSRC<2:0> = 111 (Auto-Start mode), the conversion trigger is under A/D clock control. The SAMC bits select the number of A/D clocks between the start of acquisition and the start of conversion. This provides the fastest conversion rates on multiple channels. SAMC must always be at least one clock cycle.

Other trigger sources can come from timer modules or external interrupts.

16.5 Aborting a Conversion

Clearing the ADON bit during a conversion will abort the current conversion and stop the sampling sequencing until the next sampling trigger. The ADCBUF will not be updated with the partially completed A/D conversion sample. That is, the ADCBUF will continue to contain the value of the last completed conversion (or the last value written to the ADCBUF register).

If the clearing of the ADON bit coincides with an auto-start, the clearing has a higher priority and a new conversion will not start.

After the A/D conversion is aborted, a 2 TAD wait is required before the next sampling may be started by setting the SAMP bit.

16.6 Selecting the ADC Conversion Clock

The ADC conversion requires 14 TAD. The source of the ADC conversion clock is software selected, using a 6-bit counter. There are 64 possible options for TAD.

EQUATION 16-1: ADC CONVERSION CLOCK

$$TAD = TCY * (0.5 * (ADCS<5:0> + 1))$$

The internal RC oscillator is selected by setting the ADRC bit.

For correct ADC conversions, the ADC conversion clock (TAD) must be selected to ensure a minimum TAD time of 334 nsec (for VDD = 5V). Refer to **Section 20.0 “Electrical Characteristics”** for minimum TAD under other operating conditions.

Example 16-1 shows a sample calculation for the ADCS<5:0> bits, assuming a device operating speed of 30 MIPS.

EXAMPLE 16-1: ADC CONVERSION CLOCK AND SAMPLING RATE CALCULATION

$$\begin{aligned} \text{Minimum TAD} &= 334 \text{ nsec} \\ \text{TCY} &= 33.33 \text{ nsec (30 MIPS)} \end{aligned}$$

$$\begin{aligned} \text{ADCS}<5:0> &= 2 \frac{\text{TAD}}{\text{TCY}} - 1 \\ &= 2 \cdot \frac{334 \text{ nsec}}{33.33 \text{ nsec}} - 1 \\ &= 19.04 \end{aligned}$$

Therefore,

$$\text{Set ADCS}<5:0> = 19$$

$$\begin{aligned} \text{Actual TAD} &= \frac{\text{TCY}}{2} (\text{ADCS}<5:0> + 1) \\ &= \frac{33.33 \text{ nsec}}{2} (19 + 1) \\ &= 334 \text{ nsec} \end{aligned}$$

If SSRC<2:0> = ‘111’ and SAMC<4:0> = ‘00001’

Since,

$$\begin{aligned} \text{Sampling Time} &= \text{Acquisition Time} + \text{Conversion Time} \\ &= 1 \text{ TAD} + 14 \text{ TAD} \\ &= 15 \times 334 \text{ nsec} \end{aligned}$$

Therefore,

$$\begin{aligned} \text{Sampling Rate} &= \frac{1}{(15 \times 334 \text{ nsec})} \\ &\approx 200 \text{ kHz} \end{aligned}$$

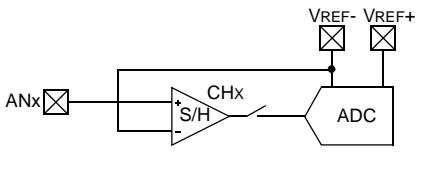
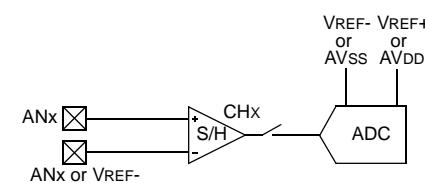
dsPIC30F2011/2012/3012/3013

16.7 ADC Speeds

The dsPIC30F 12-bit ADC specifications permit a maximum of 200 ksps sampling rate. [Table 16-1](#) summarizes the conversion speeds for the dsPIC30F 12-bit ADC and the required operating conditions.

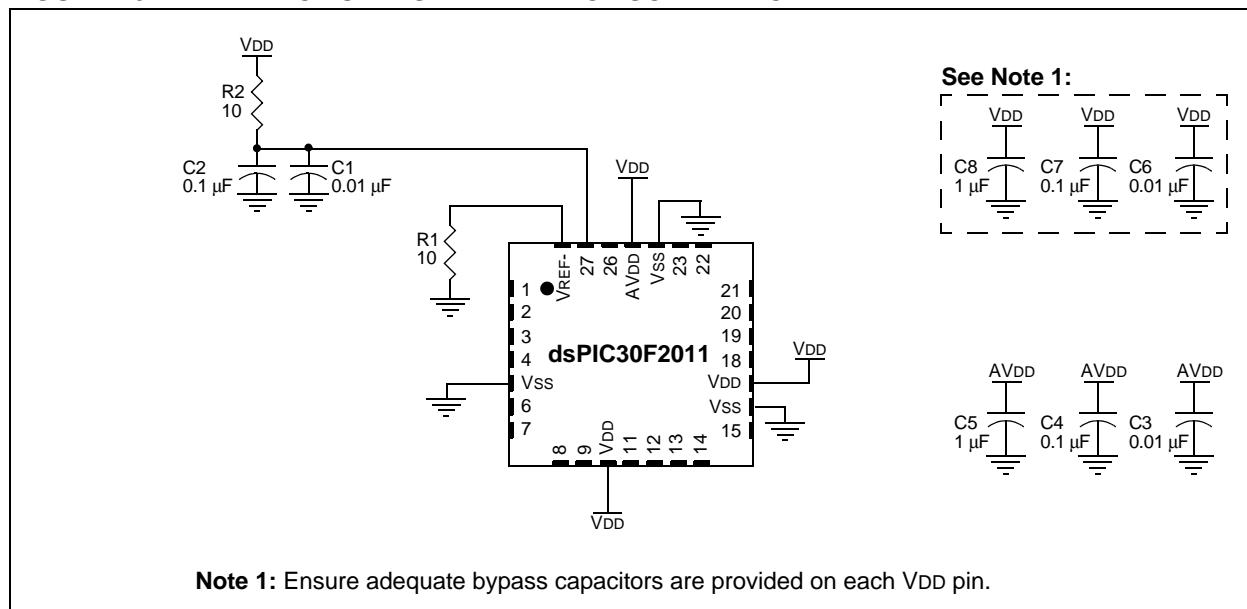
[Figure 16-2](#) depicts the recommended circuit for the conversion rates above 200 ksps. The dsPIC30F2011 is shown as an example.

TABLE 16-1: 12-BIT ADC EXTENDED CONVERSION RATES

dsPIC30F 12-bit ADC Conversion Rates						
Speed	TAD Minimum	Sampling Time Min	R _s Max	VDD	Temperature	Channel Configuration
Up to 200 ksps ⁽¹⁾	334 ns	1 TAD	2.5 kΩ	4.5V to 5.5V	-40°C to +85°C	
Up to 100 ksps	668 ns	1 TAD	2.5 kΩ	3.0V to 5.5V	-40°C to +125°C	

Note 1: External VREF- and VREF+ pins must be used for correct operation. See [Figure 16-2](#) for recommended circuit.

FIGURE 16-2: ADC VOLTAGE REFERENCE SCHEMATIC



The configuration procedures in the next section provide the required setup values for the conversion speeds above 100 kspS.

16.7.1 200 KSPS CONFIGURATION GUIDELINE

The following configuration items are required to achieve a 200 kspS conversion rate.

- Comply with conditions provided in [Table 16-1](#).
- Connect external VREF+ and VREF- pins following the recommended circuit shown in Figure 16-2.
- Set SSRC<2,0> = 111 in the ADCON1 register to enable the auto convert option.
- Enable automatic sampling by setting the ASAM control bit in the ADCON1 register.
- Write the SMP<3,0> control bits in the ADCON2 register for the desired number of conversions between interrupts.
- Configure the ADC clock period to be:

$$\frac{1}{(14 + 1) \times 200,000} = 334 \text{ ns}$$

by writing to the ADCS<5:0> control bits in the ADCON3 register.

- Configure the sampling time to be 1 TAD by writing: SAMC<4:0> = 00001.

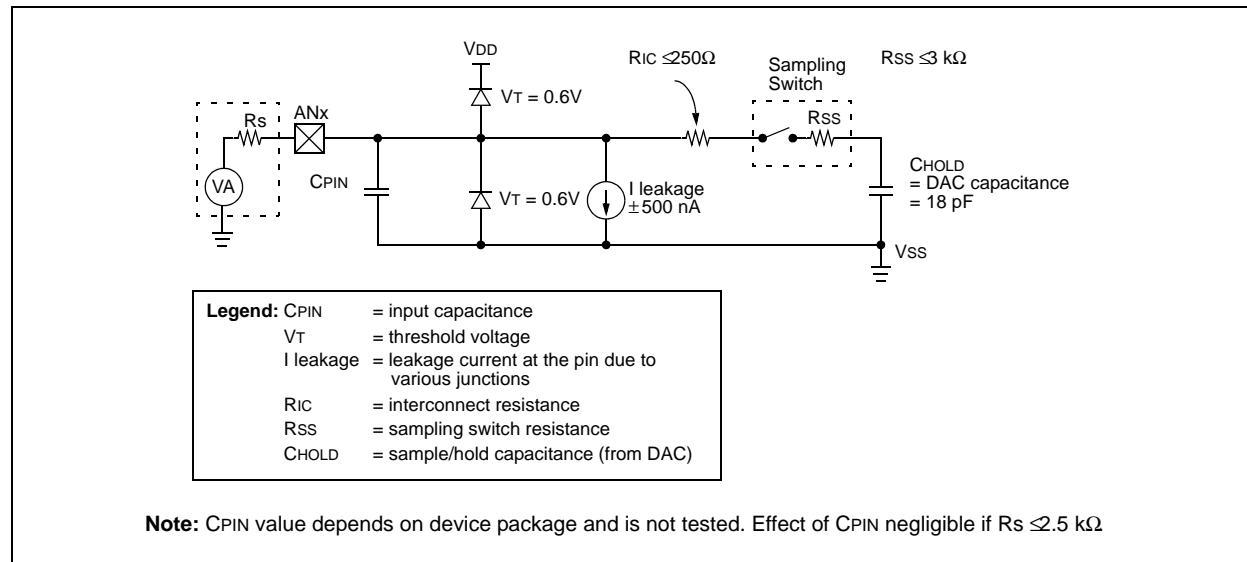
The following figure shows the timing diagram of the ADC running at 200 kspS. The TAD selection in conjunction with the guidelines described above allows a conversion speed of 200 kspS. See [Example 16-1](#) for code example.

16.8 A/D Acquisition Requirements

The analog input model of the 12-bit ADC is shown in [Figure 16-3](#). The total sampling time for the A/D is a function of the internal amplifier settling time and the holding capacitor charge time.

For the ADC to meet its specified accuracy, the charge holding capacitor (CHOLD) must be allowed to fully charge to the voltage level on the analog input pin. The source impedance (R_s), the interconnect impedance (R_{IC}) and the internal sampling switch (R_{SS}) impedance combine to directly affect the time required to charge the capacitor CHOLD. The combined impedance of the analog sources must therefore be small enough to fully charge the holding capacitor within the chosen sample time. To minimize the effects of pin leakage currents on the accuracy of the ADC, the maximum recommended source impedance, R_s , is 2.5 k Ω . After the analog input channel is selected (changed), this sampling function must be completed prior to starting the conversion. The internal holding capacitor will be in a discharged state prior to each sample operation.

FIGURE 16-3: 12-BIT A/D CONVERTER ANALOG INPUT MODEL



16.9 Module Power-Down Modes

The module has two internal power modes.

When the ADON bit is '1', the module is in Active mode; it is fully powered and functional.

When ADON is '0', the module is in Off mode. The digital and analog portions of the circuit are disabled for maximum current savings.

In order to return to the Active mode from Off mode, the user must wait for the ADC circuitry to stabilize.

16.10 A/D Operation During CPU Sleep and Idle Modes

16.10.1 A/D OPERATION DURING CPU SLEEP MODE

When the device enters Sleep mode, all clock sources to the module are shut down and stay at logic '0'.

If Sleep occurs in the middle of a conversion, the conversion is aborted. The converter will not continue with a partially completed conversion on exit from Sleep mode.

Register contents are not affected by the device entering or leaving Sleep mode.

The ADC module can operate during Sleep mode if the A/D clock source is set to RC (ADRC = 1). When the RC clock source is selected, the ADC module waits one instruction cycle before starting the conversion. This allows the SLEEP instruction to be executed which eliminates all digital switching noise from the conversion. When the conversion is complete, the CONV bit will be cleared and the result loaded into the ADCBUF register.

If the A/D interrupt is enabled, the device will wake-up from Sleep. If the A/D interrupt is not enabled, the ADC module will then be turned off, although the ADON bit will remain set.

16.10.2 A/D OPERATION DURING CPU IDLE MODE

The ADSIDL bit selects if the module will stop on Idle or continue on Idle. If ADSIDL = 0, the module will continue operation on assertion of Idle mode. If ADSIDL = 1, the module will stop on Idle.

16.11 Effects of a Reset

A device Reset forces all registers to their Reset state. This forces the ADC module to be turned off, and any conversion and sampling sequence is aborted. The values that are in the ADCBUF registers are not modified. The A/D Result register will contain unknown data after a Power-on Reset.

16.12 Output Formats

The A/D result is 12 bits wide. The data buffer RAM is also 12 bits wide. The 12-bit data can be read in one of four different formats. The FORM<1:0> bits select the format. Each of the output formats translates to a 16-bit result on the data bus.

FIGURE 16-4: A/D OUTPUT DATA FORMATS

RAM Contents:	<table border="1"><tr><td>d11</td><td>d10</td><td>d09</td><td>d08</td><td>d07</td><td>d06</td><td>d05</td><td>d04</td><td>d03</td><td>d02</td><td>d01</td><td>d00</td></tr></table>	d11	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00				
d11	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00						
Read to Bus:																	
Signed Fractional	<table border="1"><tr><td>$\overline{d_{11}}$</td><td>d10</td><td>d09</td><td>d08</td><td>d07</td><td>d06</td><td>d05</td><td>d04</td><td>d03</td><td>d02</td><td>d01</td><td>d00</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table>	$\overline{d_{11}}$	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00	0	0	0	0
$\overline{d_{11}}$	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00	0	0	0	0		
Fractional	<table border="1"><tr><td>d11</td><td>d10</td><td>d09</td><td>d08</td><td>d07</td><td>d06</td><td>d05</td><td>d04</td><td>d03</td><td>d02</td><td>d01</td><td>d00</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table>	d11	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00	0	0	0	0
d11	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00	0	0	0	0		
Signed Integer	<table border="1"><tr><td>$\overline{d_{11}}$</td><td>$\overline{d_{11}}$</td><td>$\overline{d_{11}}$</td><td>$\overline{d_{11}}$</td><td>d10</td><td>d09</td><td>d08</td><td>d07</td><td>d06</td><td>d05</td><td>d04</td><td>d03</td><td>d02</td><td>d01</td><td>d00</td></tr></table>	$\overline{d_{11}}$	$\overline{d_{11}}$	$\overline{d_{11}}$	$\overline{d_{11}}$	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00	
$\overline{d_{11}}$	$\overline{d_{11}}$	$\overline{d_{11}}$	$\overline{d_{11}}$	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00			
Integer	<table border="1"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>d11</td><td>d10</td><td>d09</td><td>d08</td><td>d07</td><td>d06</td><td>d05</td><td>d04</td><td>d03</td><td>d02</td><td>d01</td><td>d00</td></tr></table>	0	0	0	0	d11	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00
0	0	0	0	d11	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00		

16.13 Configuring Analog Port Pins

The use of the ADPCFG and TRIS registers control the operation of the A/D port pins. The port pins that are desired as analog inputs must have their corresponding TRIS bit set (input). If the TRIS bit is cleared (output), the digital output level (VOH or VOL) will be converted.

The A/D operation is independent of the state of the CH0SA<3:0>/CH0SB<3:0> bits and the TRIS bits.

When reading the PORT register, all pins configured as analog input channels will read as cleared.

Pins configured as digital inputs will not convert an analog input. Analog levels on any pin that is defined as a digital input (including the ANx pins) may cause the input buffer to consume current that exceeds the device specifications.

16.14 Connection Considerations

The analog inputs have diodes to VDD and Vss as ESD protection. This requires that the analog input be between VDD and Vss. If the input voltage exceeds this range by greater than 0.3V (either direction), one of the diodes becomes forward biased and it may damage the device if the input current specification is exceeded.

An external RC filter is sometimes added for anti-aliasing of the input signal. The R component should be selected to ensure that the sampling time requirements are satisfied. Any external components connected (via high-impedance) to an analog input pin (capacitor, zener diode, etc.) should have very little leakage current at the pin.

11.1.5 Framlenging á I²C brautinni

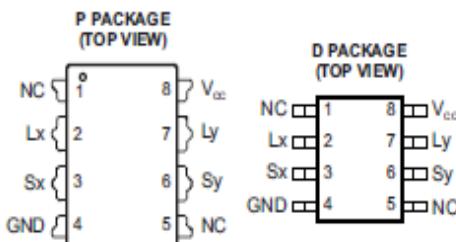


P82B715
I²C BUS EXTENDER

SOP3145A-DECEMBER 2007-REVISED FEBRUARY 2008

FEATURES

- Operating Power-Supply Voltage Range of 3 V to 12 V
- Supports Bidirectional Data Transfer of I²C Bus Signals
- Allows Bus Capacitance of 400 pF on Main I²C Bus (Sx/Sy Side) and 3000 pF on Transmission Side (Lx/Ly Side)
- Dual Bidirectional Unity-Voltage-Gain Buffer With No External Directional Control Required
- Drives 10× Lower-Impedance Bus Wiring for Improved Noise Immunity
- Multi-Drop Distribution of I²C Signals Using Low-Cost Twisted-Pair Cables
- I²C Bus Operation Over 50 Meters of Twisted-Pair Wire
- Latch-up Performance Exceeds 100 mA Per JESD 78, Class II
- ESD Protection Exceeds JESD 22
 - 2500-V Human-Body Model (A114-A)
 - 400-V Machine Model (A115-A)
 - 1000-V Charged-Device Model (C101)



NC – No internal connection

DESCRIPTION/ORDERING INFORMATION

The P82B715 is a bipolar device intended for I²C bus systems applications and supports bidirectional data transfer via the I²C bus. The P82B715 buffers both the serial data (SDA) and serial clock (SCL) signals on the I²C bus and allows for extension of the I²C bus, while retaining all the operating modes and features of the I²C system.

ORDERING INFORMATION

T _A	PACKAGE ⁽¹⁾⁽²⁾	ORDERABLE PART NUMBER	TOP-SIDE MARKING
-40°C to 85°C	PDIP – P	P82B715P	P82B715P
	SOIC – D	P82B715D P82B715DR	PG715

(1) Package drawings, thermal data, and symbolization are available at www.ti.com/packaging.

(2) For the most current package and ordering information, see the Package Option Addendum at the end of this document, or see the TI website at www.ti.com.

P82B715
I²C BUS EXTENDER

SCK5145A—DECEMBER 2007—REVISED FEBRUARY 2008



DESCRIPTION/ORDERING INFORMATION (CONTINUED)

In general, the I²C bus capacitance limit of 400 pF restricts practical communication distances to a few meters. One of the advantages of the P82B715 is that it can isolate bus capacitance such that the total loading (devices, connectors, traces and wires) of the new bus or remote I²C nodes are not apparent to other I²C buses (or nodes). This is achieved by using one P82B715 device at each end of a long cable. The pin Lx of one P82B715 device has to be connected to Lx of the second P82B715 (similarly for Ly). This allows the total system capacitance load to be around 3000 pF. The P82B715 uses unidirectional analog current amplification to increase the current sink capability of I²C chips by a factor of ten and to change the 400-pF I²C bus specification limit into a 4-nF bus wiring capacitance limit. That means longer cables or lower-cost general-purpose wiring may be used to connect two separate I²C-based systems, without worrying about the special voltage levels associated with other I²C bus buffers.

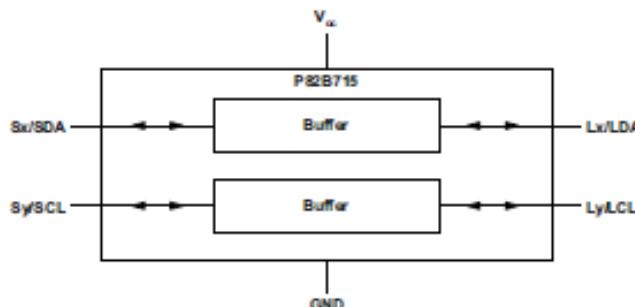
Multiple P82B715s can be connected together in a star or multipoint architecture by their Lx/Ly ports, without limit, as long as the total capacitance of the system remains less than about 3000 pF (400 pF or less when referenced to any Sx/Sy connection). In that arrangement, the master and/or slave devices are attached to the Sx/Sy port of each P82B715. The P82B715 alone does not support voltage-level translation, but it simplifies the application of low-cost transistors for this purpose. In normal use, the power-supply voltages at each end of the low-impedance buffered bus line should be the same. If these differ by a significant amount, noise margin is sacrificed.

Two or more Sx or Sy I/Os can be interconnected and are also fully compatible with bus buffers that use voltage-level offsets (such as the PCA9515A) because it duplicates and transmits the offset voltage.

TERMINAL FUNCTIONS

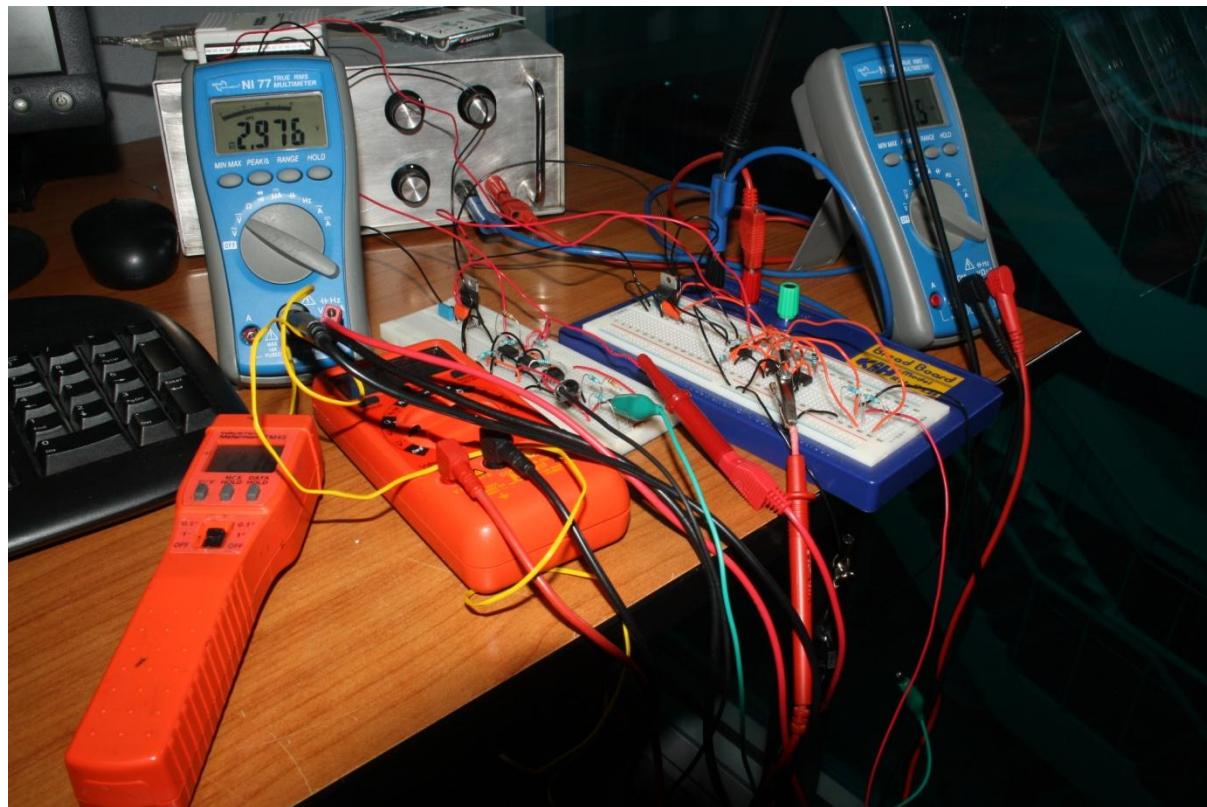
D OR P PACKAGE NO.	NAME	DESCRIPTION
1	NC	No connection
2	Lx	Buffered serial data bus or LDA
3	Sx	Serial data bus or SDA. Connect to V _{DD} of I ² C master through a pullup resistor.
4	GND	Ground
5	NC	No connection
6	Sy	Serial clock bus or SCL. Connect to V _{DD} of I ² C master through a pullup resistor.
7	Ly	Buffered serial clock bus or LCL
8	V _{DD}	Supply voltage

FUNCTIONAL BLOCK DIAGRAM

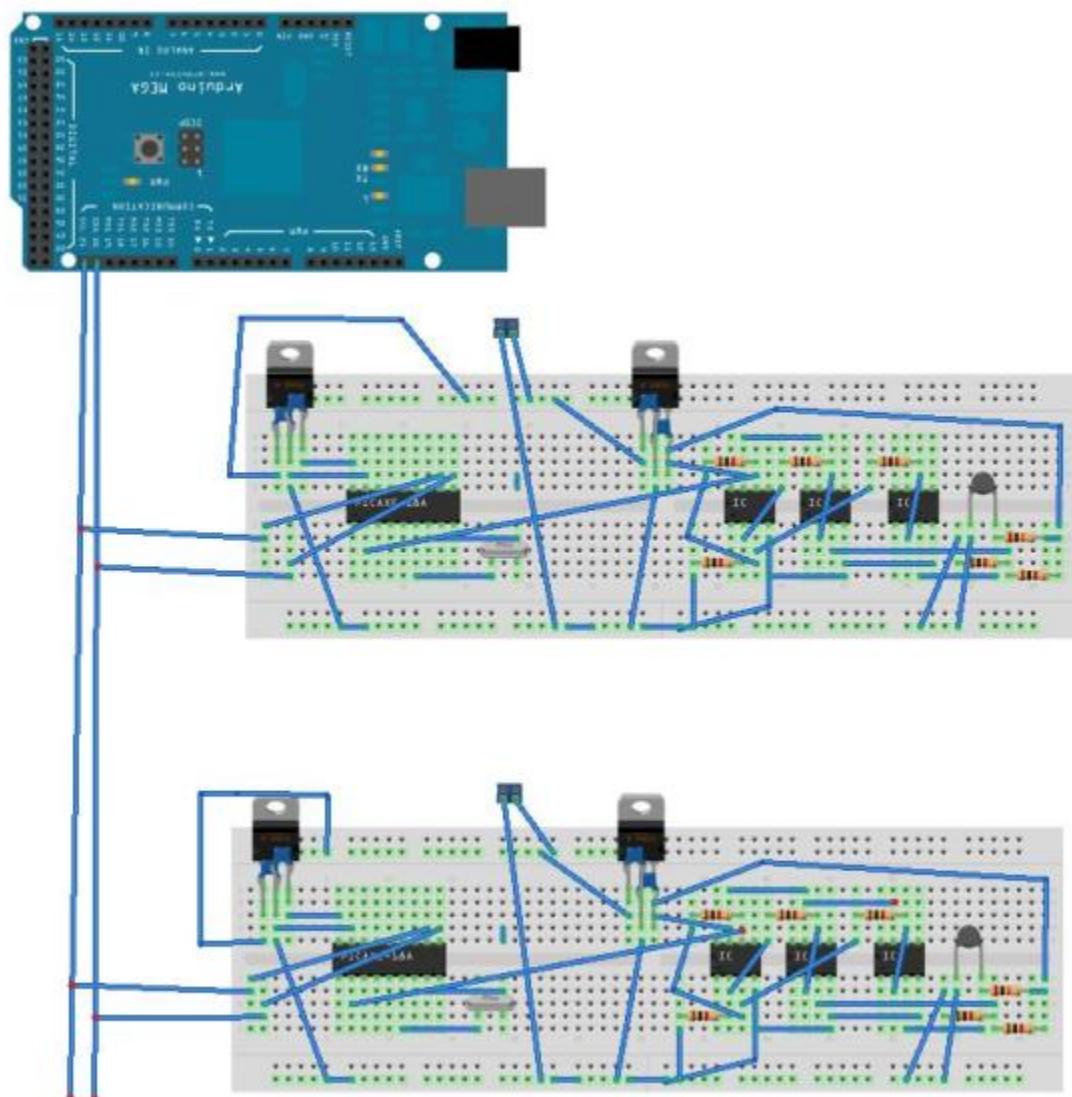


11.2 Viðauki 2. Uppstilling á mælitilraunum

Mælirásin uppsett á brauðbretti. Tveir AVO mælar mæla spennuna út úr rásinni. Rásin fær spennu frá spennugjafa sem sést í bakrunni (smíðaður í lónskólanum í Reykjavík af höfundi) og ofan á honum má sjá inngagnseininguna fyrir LabView forritið.



Möguleg uppstilling við Arduino örtölvu



11.3 Viðauki 3. Útgagnsspennan miðað við hitastig

PR222J2 í Ω	Gefið hitastig í °C	Reiknaðgildi í °C	Steinhart-Hart í °C	Spennudeiling í Voltum	Spenna út í Voltum
8.583,00	-.3°	-3,731090892	-4,000439193	3,002833852	1,997166148
8.149,00	-.2°	-2,752134881	-3,000223384	2,894951863	2,105048137
7.740,00	-.1°	-1,773593945	-2,001318887	2,790194665	2,209805335
7.353,00	0.0°	-0,79181762	-1	2,688187767	2,311812233
6.988,00	1.0°	0,189723276	0,000192437	2,589298948	2,410701052
6.643,00	2.0°	1,172818159	1,00108322	2,493337837	2,506662163
6.317,00	3.0°	2,1568712	2,002065526	2,400349584	2,599650416
6.009,00	4,0°	3,141397776	3,002647671	2,310354108	2,689645892
5.718,00	5,0°	4,126061339	4,002490018	2,223345517	2,776654483
5.443,00	6,0°	5,110715189	5,001446664	2,13929175	2,86070825
5.183,00	7,0°	6,095449428	5,999612166	2,058134456	2,941865544
4.936,00	8,0°	7,084762161	7,001543049	1,979467437	3,020532563
4.703,00	9,0°	8,071377477	7,999871382	1,90381735	3,09618265
4.482,00	10,0°	9,060332038	8,999697388	1,830732783	3,169267217
4.272,00	11,0°	10,05325285	10,00266095	1,760052736	3,239947264
4.074,00	12,0°	11,04206817	11,0006122	1,69228213	3,30771787
3.886,00	13,0°	12,03332849	12,00016763	1,626894415	3,373105585
3.707,00	14,0°	13,02964766	13,00395652	1,563673177	3,436326823
3.538,00	15,0°	14,0223372	14,00322673	1,503101368	3,496898632
3.378,00	16,0°	15,0136687	15,00027474	1,444948242	3,555051758
3.226,00	17,0°	16,0067161	15,99819509	1,388960648	3,611039352
3.081,00	18,0°	17,00547275	17,00099451	1,334864174	3,665135826
2.944,00	19,0°	18,00007569	17,99877147	1,283124128	3,716875872
2813	20,0°	19,00221851	19,00325595	1,233068864	3,766931136
2689	21,0°	20,00157262	20,00409249	1,185155802	3,814844198
2.572,00	22,0°	20,99440354	20,99755635	1,139464824	3,860535176
2.460,00	23,0°	21,99479083	21,9977381	1,095280499	3,904719501
2.353,00	24,0°	23,00079753	23,00268788	1,052655125	3,947344875
2.252,00	25,0°	24	24	1,012043861	3,987956139
2.156,00	26,0°	24,99885138	24,99612776	0,973099838	4,026900162
2.064,00	27,0°	26,00545425	25,99914578	0,935460479	4,064539521
1.977,00	28,0°	27,00618198	26,99547694	0,89957683	4,10042317
1.893,00	29,0°	28,02187567	28,00586286	0,864659937	4,135340063
1.814,00	30,0°	29,02579595	29,00370331	0,831576052	4,168423948
1.739,00	31,0°	30,02679016	29,99781367	0,7999448	4,2000552
1.667,00	32,0°	31,03586514	30,99912209	0,769372779	4,230627221
1.598,00	33,0°	32,05137118	32,00597706	0,739883323	4,260116677
1.533,00	34,0°	33,05554587	33,00077687	0,711930525	4,288069475
1.471,00	35,0°	34,0604166	33,99545298	0,685110149	4,314889851
1.411,00	36,0°	35,08072244	35,00457864	0,659007052	4,340992948
1.355,00	37,0°	36,07943666	35,99154361	0,634511824	4,365488176

11.4 Viðauki 4. Hitamælingar

Sýnir hitagildin í LabView. Viðmiðunarmælirinn sýnir 32,4 °C á sama tíma



Viðmiðunarmælirinn sýnir 40,8°C



Viðmiðunarmælirinn sýnir 15,2 °C

